

乘法 DAC—交流 / 任意基准电压应用

作者 : Liam Riordan

简介

乘法数模转换器 (DAC) 与常规固定参考信号 DAC 的区别在于, 前者能够工作在任意或交流参考信号情况下。本应用笔记详细说明了电流输出乘法 DAC 的基本原理, 以及这些 DAC 为何非常适合调理交流和任意电压信号。

基本波形衰减

有一种简单的调节交流信号增益方法是使用典型反相运算放大器级, 选择带宽足够的放大器, 并利用下式调节增益:

$$V_{OUT} = -[RDAC/RFB(V_{IN})]$$

乘法 DAC 提供一种将任意或交流电压信号相乘的理想模块。缓冲电流输出 DAC 架构基于同相增益放大器结构。乘法 DAC 使用一种 R-2R 架构来实现图 1 中所示可变 RDAC 电阻的相同功能。 V_{REF} 引脚的 DAC 输入阻抗是固定的, 而输出阻抗则根据代码提供同等可变 RDAC 值。

本应用笔记所用的术语 AD55xx 和 AD54xx 请参考网页 www.analog.com/zh/MultiplyingDAC 中列出的乘法 DAC。

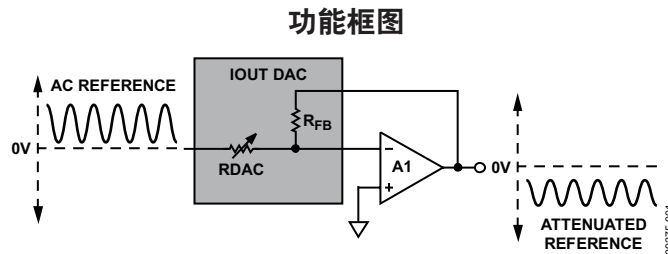


图 1. 反相增益配置

目录

简介	1	信号调节的 DAC 关键规格	5
基本波形衰减	1	乘法带宽	5
功能框图	1	模拟总谐波失真	5
乘法 DAC	3	乘法馈通误差	5
提高增益	3	选择正确的运算放大器	6
正电压输入 / 输出	3		
单端转差分配置	4		
稳定性问题	4		

乘法 DAC

在乘法 DAC 中，电流流向接至 IOUT1 节点的虚拟地或者地节点（在某些元件中为 IOUT2 节点），因而输出尖峰电压极低。

使用电流输出 DAC 这种配置的主要优势之一是集成 R_{FB} 电阻和 R_{DAC} 等效电阻完全匹配，因此增益温度系数误差非常小。

如图 2 所示，当输出放大器以单极性模式连接时，输出电压可由下式得出：

$$V_{OUT} = -\frac{D}{2^n} \times V_{REF}$$

其中：

D 为载入 DAC 数字字的依位数表示。

$D = 0$ 至 255 (8 位 AD5450)。

$= 0$ 至 1023 (10 位 AD5451)。

$= 0$ 至 4095 (12 位 AD5452)。

$= 0$ 至 16,383 (14 位 AD5453)。

$= 0$ 至 65,536 (16 位 AD5543)。

n 为位数。

简言之，乘法 DAC 的输出信号和基准输入与数字输入数字的乘积成正比。

提高增益

在要求输出电压大于 V_{IN} 的应用中，可使用一个额外的外部放大器来提高增益，也可通过单级配置实现。

图 3 所示为提高电路增益的推荐配置。R1、R2 和 R3 应具有相似的温度系数，但不必与 DAC 的温度系数相匹配。

正电压输入 / 输出

要从乘法 DAC 配置中产生正电压输出，可在信号链中添加一个额外反相放大器以将输出重新反相。如图 4 所示，另一种方案是选择带非专用电阻的器件。非专用电阻的优点在于其具有极为相似的温度系数。

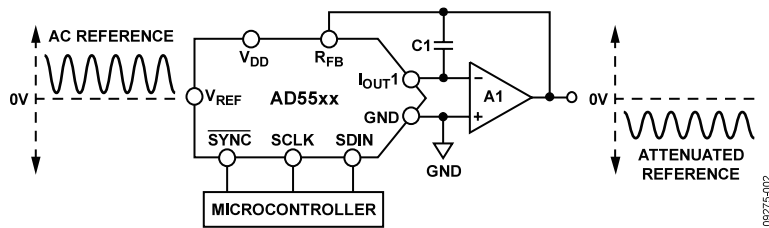


图 2. 乘法 DAC, $V_{OUT} = 0$ 至 $-V_{REF}$

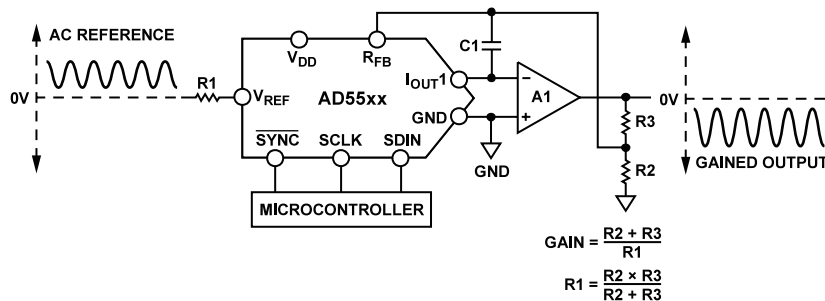


图 3. 使用乘法 DAC 的信号增益

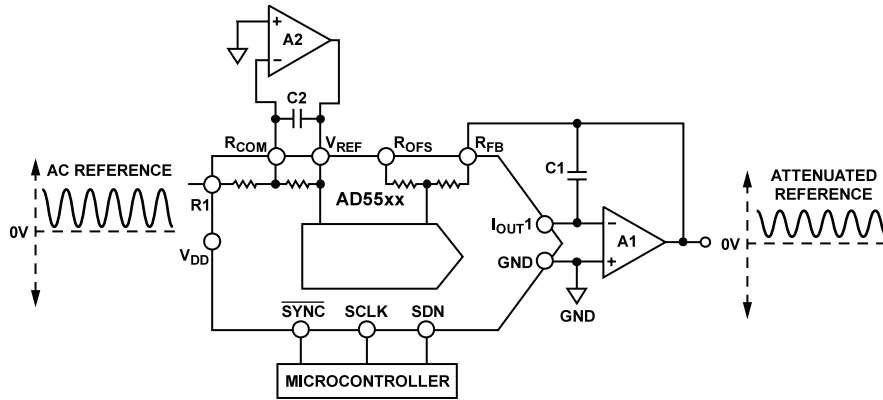
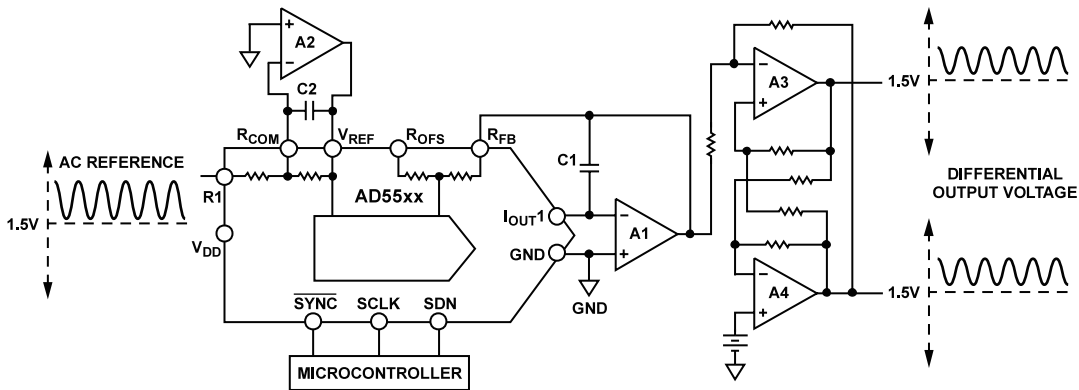
图 4. 乘法 DAC, $V_{OUT} = 0$ 至 V_{REF} 

图 5. 单端转差分配置

单端转差分配置

要从该配置产生差分输出，需要两个额外运算放大器。具体参见电路笔记 [CN-0143](#) “利用 AD8042 运算放大器构建用于电压输出和电流输出 DAC 的单端转差分转换器”。

稳定性问题

要实现所需波形调节信号，补偿电容是不得不考虑的一种重要元件。DAC 的内部输出电容在开环响应中引入了一个极点，可能会在闭环斜坡分析 (ramp profiling) 电路中引起振铃或不稳定。为了补偿这一点，通常与 DAC 的内部 R_{FB} 并联连接一个外部反馈电容 $C1$ (见图 2)。如果 $C1$ 值过小，

它可能会在输出端产生波形失真，而过大则可能会对系统带宽有不利影响。DAC 的内部输出电容随码而变化，因此 $C1$ 很难确定精确值。根据以下等式可计算出其最佳近似值：

$$C1 = 20 \sqrt{\frac{C_O}{2\pi \times R_{FB}} \times \frac{1}{GBW}}$$

其中：

GBW 是所用运算放大器的小信号单位增益带宽。

C_O 是 DAC 的输出电容。

信号调节的 DAC 关键规格

在乘以交流 / 任意基准电压输入信号时必须考虑的一些关键选定交流特性包括乘法带宽、模拟总谐波失真和乘法馈通误差。

乘法带宽

乘法带宽指增益为 -3 dB 时的基准输入频率。对于给定器件，它与幅度和选择的补偿电容呈函数关系。图 6 所示为可以使用最高 12 MHz 的信号相乘的电流输出 DAC AD5544、AD5554 或 AD545x 的乘法带宽坐标图。配套的低功耗运算放大器 AD8038 具备 350 MHz 带宽，可确保该运算放大器在此范围内不会引起明显的动态误差。

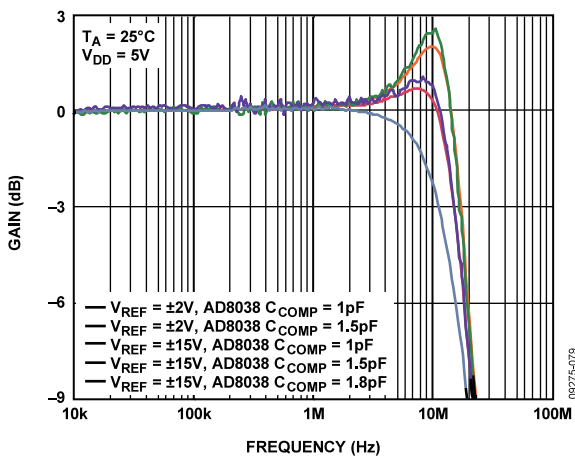


图 6. 乘法带宽

模拟总谐波失真

模拟总谐波失真是乘法波形信号中谐波成分的数学表达。它等于 DAC 输出的谐波 (V₂、V₃、V₄ 和 V₅) 之均方根和与基波值 V₁ 比的对数，通过下列公式计算

$$THD = 20 \log \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 + V_5^2}}{V_1}$$

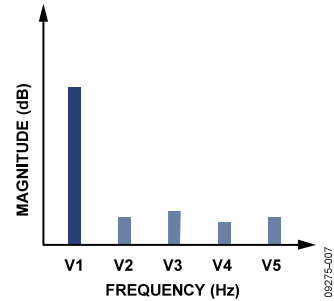


图 7. 总谐波失真

乘法馈通误差

乘法馈通误差定义为载入 DAC 的数字全部为 0 时，由基准电压输入至 DAC 输出的容性馈通所致的误差。在理想情况下，每下降一位，延伸至 DB0 的增益内产生 6 dB 损耗 (见图 8)。但是，对于较低位，乘法馈通会影响器件的增益。这在图 8 中显示为较低位尾部上翘的平坦曲线。例如，DB2 处，对于 1 MHz 下的 14 位 DAC，误差为 72 dB，但由于馈通，误差实际为 66 dB。

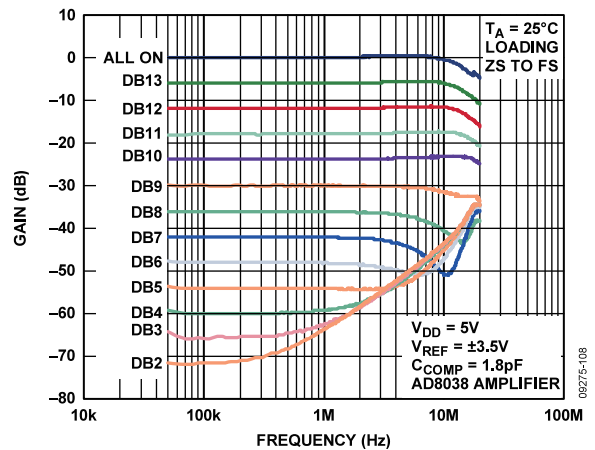


图 8. 乘法馈通误差

选择正确的运算放大器

乘法 DAC 电路性能非常依赖于所选运算放大器的能力，从而在阶梯输出端保持零电压，并实现电流电压转换。要实现最佳的直流精度，重要的是要选择具有低失调电压和偏置电流的运算放大器，以保持误差与 DAC 的分辨率相当。详细的运算放大器技术规格参见器件数据手册。

对于基准电压输入为较高速信号的应用，需要一个带宽较宽、压摆率较高的运算放大器，以免削弱信号。一个运算放大器电路的增益带宽 (GBW) 受反馈网络的阻抗水平和增益配置限制。要确定所需的 GBW，一种可行的方式是选择 -3 dB 带宽 (10 倍于基准信号频率) 的运算放大器。

必须考虑运算放大器的压摆率规格，以限制高频大信号的失真。对于 AD54xx 和 AD55xx 系列，压摆率为 100 V/ μ s 的运算放大器一般就够了。

表 1 列出了可供乘法应用选择的运算放大器。

有关详情，请参见 www.analog.com/zh/MultiplyingDAC 的乘法 DAC 产品页。

表 1. 适用的 ADI 公司高速运算放大器

产品型号	电源电压 (V)	ACL 时带宽 (MHz)	压摆率 (V/ μ s)	V _{os} 最大值 (μ V)	I _b 最大值 (nA)	封装
AD8065	5 至 24	145	180	1500	0.006	SOIC-8、SOT-23-5
AD8066	5 至 24	145	180	1500	0.006	SOIC-8、MSOP-8
AD8021	5 至 24	490	120	1000	10,500	SOIC-8、MSOP-8
AD8038	3 至 12	350	425	3000	750	SOIC-8, SC70-5, SOT-23-5
ADA4899	5 至 12	600	310	35	100	LFCSP-8、SOIC-8
AD8057	3 至 12	325	850	5000	500	SOT-23-5、SOIC-8
AD8058	3 至 12	325	850	5000	500	SOIC-8、MSOP-8
AD8061	2.7 至 8	320	650	6000	350	SOT-23-5、SOIC-8
AD8062	2.7 至 8	320	650	6000	350	SOIC-8、MSOP-8
AD9631	± 3 至 ± 6	320	1300	10,000	7000	SOIC-8、PDIP-8

注释

注释