

五通道、300mA 电流源输出 16 位 SoftSpan DAC

特点

- 每通道可编程输出范围：300mA、200mA、100mA、50mA、25mA、12.5mA、6.25mA 和 3.125mA
- 灵活的电源电压：2.85V 至 33V
- 保证 1V 压差
- 每个输出通道有单独的电压源
- 内部开关连接可选负电源
- 所有范围下均提供 16 位全分辨率
- 保证 -40°C 至 125°C 工作温度范围
- 精密（最大值 10ppm/°C）内部基准电压源或外部基准电压输入
- 模拟多路复用器监控电压和电流
- 通过 SPI 或专用引脚实现 A/B 反转
- 1.8V 至 5V SPI 串行接口
- 5mm × 5mm 32 引脚 QFN 封装

应用

- 可调谐激光器
- 半导体光学放大器
- 电阻加热器
- 电流模式偏置
- 比例电磁阀驱动

说明

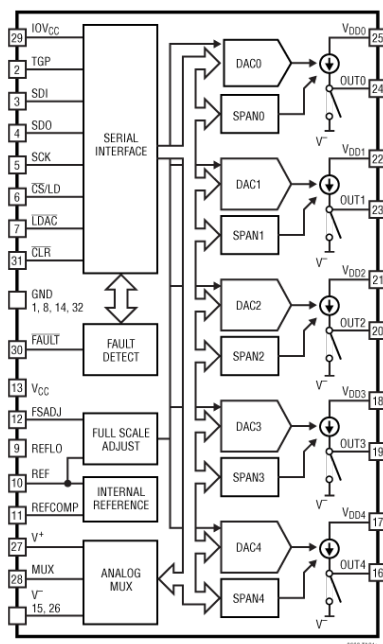
LTC[®]2662 是五通道、16 位电流源数模转换器系列，提供五路高一致性电流源输出，200mA 时保证 1V 压差。该器件支持高达 32V 的负载电压。有 8 种电流范围，每通道均可编程，满量程输出高达 300mA。通道可以并联，以便对大电流进行超精密调节，或者合并输出高达 1.5A 的电流。每个输出通道有一个专用电源引脚。每个通道可以采用 2.85V 至 33V 的电源供电，内部开关允许将任何输出拉至可选的负电源。

LTC2662 内置一个精密集成式 1.25V 基准电压源（最大值 10ppm/°C），但也可选择使用外部基准电压源。

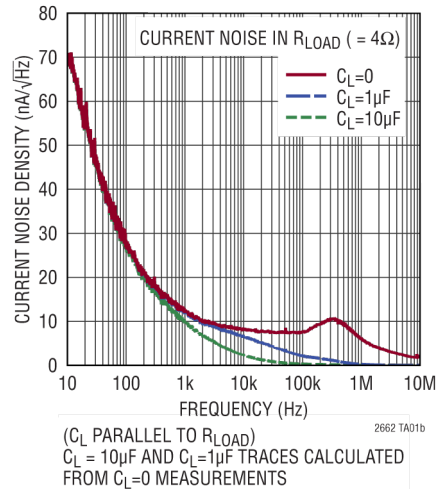
SPI/Microwire 兼容的 3 线串行接口可在低至 1.71V 的逻辑电平下工作，最高时钟速率可达 50MHz。

所有注册商标和商标均属各自所有人所有。

框图



电流噪声密度与频率的关系



目录

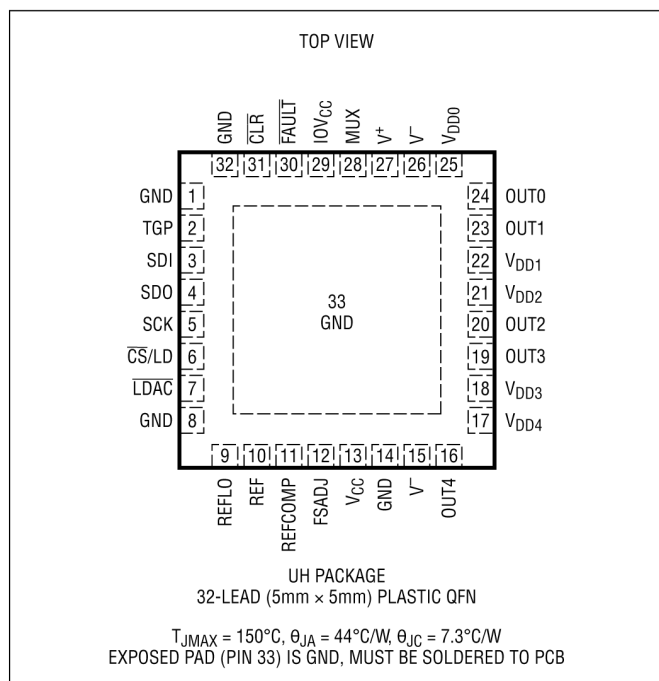
特点	1
应用	1
框图	1
说明	1
绝对最大额定值	3
引脚配置	3
订购信息	4
产品选型指南	4
电气特性	5
基准电压源特性	6
数字输入和数字输出	6
电源要求	7
时序特性	7
典型性能参数	9
引脚功能	11
框图	13
时序图	14
操作	16
封装说明	27
典型应用	28
相关器件	28

绝对最大额定值

(注释 1)

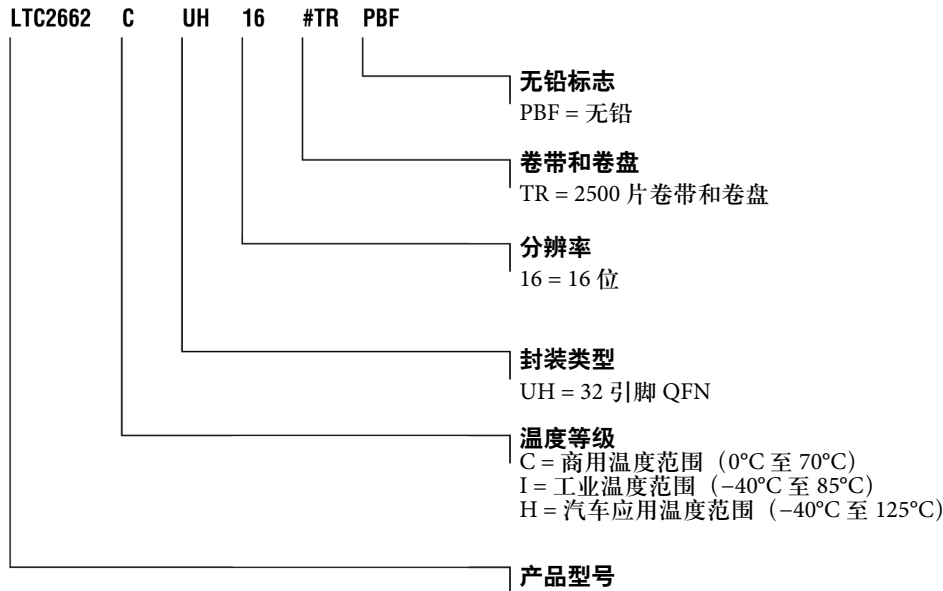
模拟电源电压 (V_{CC})	-0.3V 至 6V
数字 I/O 电压 (IOV_{CC})	-0.3V 至 6V
负电源电压 (V^-)	-16.5V 至 0.3V
正电源电压 (V^+)	-0.3V 至 ($V^- + 36V$)
输出电源电压 (V_{DD0} 、 V_{DD1} 、 V_{DD2} 、 V_{DD3} 、 V_{DD4})	-0.3V 至 ($V^+ + 0.3V$)
OUT0、OUT1、OUT2、OUT3、OUT4	($V^- - 0.3V$) 至 ($V_{DDX} + 0.3V$)
多路复用器	($V^- - 0.3V$) 至 ($V^+ + 0.3V$)
REF、REFCOMP、FSADJ	-0.3V 至 $\text{Min}(V_{CC} + 0.3V, 6V)$
CS/LD、SCK、SDI、LDAC、CLR、TGP	-0.3V 至 6V
FAULT	-0.3V 至 6V
SDO	-0.3V 至 $\text{Min}(I_{OVCC} + 0.3V, 6V)$
工作结温 (T_J) 范围	
LTC2662C	0°C 至 70°C
LTC2662I	-40°C 至 85°C
LTC2662H	-40°C 至 125°C
最高结温	150°C
存储温度范围	-65°C 至 150°C

引脚配置



LTC2662

订购信息



关于具有更宽额定工作温度范围的器件，请联系工厂。*温度等级通过运输容器上的标签识别。[卷带和卷盘规格](#)。某些封装以 500 单元卷盘形式通过指定销售渠道提供，其带有 #TRMPBF 后缀。

产品选型指南

无铅表面处理	卷带和卷盘	器件标识	封装说明	温度范围
LTC2662CUH-16#PBF	LTC2662CUH-16#TRPBF	266216	32 引脚 (5mm x 5mm) QFN	0°C 至 70°C
LTC2662IUH-16#PBF	LTC2662IUH-16#TRPBF	266216	32 引脚 (5mm x 5mm) QFN	-40°C 至 85°C
LTC2662HUH-16#PBF	LTC2662HUH-16#TRPBF	266216	32 引脚 (5mm x 5mm) QFN	-40°C 至 125°C

电气特性 • 表示规格适用于整个工作结温范围，其他规格的适用温度为 $T_j = 25^\circ\text{C}$ 。 $V_{CC} = 10V$, $V_{CC} = 5V$ ； $V^- = -5V$ ；
 $V_{DD0-4} = 5V$ ， $V^+ = 5V$ ， $FSADJ = V_{CC}$ ， $V_{(REF)} = 1.25V$ (外部)，除非另有说明。

符号	参数	条件		最小值	典型值	最大值	单位
直流性能 - 所有范围 (注释 4)							
	分辨率		•	16			位
	单调性	(注释 3)	•	16			位
DNL	差分非线性	(注释 3)	•		± 0.2	± 1	LSB
INL	积分非线性	(注释 3)	•		± 12	± 64	LSB
I_{OS}	失调误差电流	(注释 3)	•		± 0.1	± 0.4	%FSR
	V_{OS} 温度系数				10		ppm/ $^\circ\text{C}$
GE	增益误差 (注释 4)	300mA、200mA、100mA 范围	•		0.3	0.9	%FSR
		50mA、25mA 范围	•		0.4	1.2	%FSR
		12.5mA、6.25mA、3.125mA 范围	•		0.7	1.5	%FSR
	增益温度系数	$FSADJ = V_{CC}$			30		ppm/ $^\circ\text{C}$
TUE	总非调整误差 (注释 4)	300mA、200mA、100mA 范围	•		0.4	1.4	%FSR
		50mA、25mA 范围	•		0.5	1.7	%FSR
		12.5mA、6.25mA、3.125mA 范围	•		0.8	2	%FSR
PSRR	电源抑制比	范围 = 100mA； $I_{OUT} = 50\text{mA}$					
		V_{CC} : 4.75V 至 5.25V			2.2		LSB
		V_{DDX} : 2.85V 至 3.15V			0.6		LSB
		V_{DDX} : 4.75V 至 5.25V			3.7		LSB
		V^+ : 4.75V 至 5.25V			0.09		LSB
	V^- : -5.25V 至 -4.75V				0.01		LSB
	直流串扰 (注释 5)	功耗的 200mW 变化所引起			14		LSB
直流性能							
$V_{DROPOUT}$	压差 ($V_{DDX} - V_{OUTX}$)	200mA 范围； ($V_{DDX} - V^-$) = 4.75V	•		0.72	1	V
		200mA 范围； ($V_{DDX} - V^-$) = 2.85V			0.85		V
		200mA 范围； ($V_{DDX} - V^-$) = 33V	•		0.76	1.1	V
		300mA 范围； ($V_{DDX} - V^-$) = 4.75V			1.13		V
		300mA 范围； ($V_{DDX} - V^-$) = 2.85V	•		1.15	1.75	V
	高阻抗输出漏电流	$I_{OUTX} =$ 高阻抗， $2.85V \leq (V_{DDX} - V^-) \leq 33V$	•		0.1	1	μA
$R_{PULLDOWN}$	OUTX 开关至 V^- 电阻接 V^- 电源	范围代码 = 1000b， 灌电流 80mA	•		8	12	Ω
交流性能							
t_{SET}	建立时间， 满量程阶跃 3.125mA 范围	$\pm 0.024\%$ (12b 时的 $\pm 1\text{LSB}$) (注释 9、12)			6.1		μs
		$\pm 0.0015\%$ (16b 时的 $\pm 1\text{LSB}$) (注释 9、12)			19.2		μs
	建立时间， 145mA-155mA 阶跃 200mA 范围	$\pm 0.024\%$ (12b 时的 $\pm 1\text{LSB}$) (注释 9、12)			3.5		μs
		$\pm 0.0015\%$ (16b 时的 $\pm 1\text{LSB}$) (注释 9、12)			7.7		μs
	建立时间， 满量程阶跃 200mA 范围	$\pm 0.024\%$ (12b 时的 $\pm 1\text{LSB}$) (注释 9、12)			4.5		μs
		$\pm 0.0015\%$ (16b 时的 $\pm 1\text{LSB}$) (注释 9、12)			8.7		ms
	毛刺脉冲	中量程跃迁， 200mA 范围， $R_{LOAD} = 4\Omega$			180		$\text{pA} \cdot \text{s}$
	DAC 间串扰 (注释 6)	100mA 至 200mA 阶跃， $R_{LOAD} = 15\Omega$			150		$\text{pA} \cdot \text{s}$
i_{noise}	输出电流噪声密度 内部基准电压源， $I_{OUT} = 150\text{mA}$ ， $R_{LOAD} = 4\Omega$ ， $C_{LOAD} = 10\mu\text{F}$	$f = 1\text{kHz}$			12		$\text{nA}/\sqrt{\text{Hz}}$
		$f = 10\text{kHz}$			5		$\text{nA}/\sqrt{\text{Hz}}$
		$f = 100\text{kHz}$			0.5		$\text{nA}/\sqrt{\text{Hz}}$
		$f = 1\text{MHz}$			0.05		$\text{nA}/\sqrt{\text{Hz}}$

修订版 0

LTC2662

基准电压源特性 • 表示规格适用于整个工作结温范围，其他规格的适用温度为 $T_J = 25^\circ\text{C}$ 。 $V_{CC} = 10V_{CC} = 5V$ ；
 $V^- = -5V$ ； $V_{DD0-4} = 5V$ ， $V^+ = 5V$ ， $FSADJ = V_{CC}$ ，除非另有说明。

符号	参数	条件	最小值	典型值	最大值	单位	
V_{REF}	基准输出电压		1.248	1.25	1.252	V	
	V_{REF} 温度系数	(注释 7)		± 3	± 10	ppm/ $^\circ\text{C}$	
	V_{REF} 电压调整率	$V_{CC} = 5V \pm 10\%$		50		$\mu\text{V}/\text{V}$	
	V_{REF} 短路电流	$V_{CC} = 5.5V$ ，强制输出至 GND		2.5		mA	
	REFCOMP 引脚短路电流	$V_{CC} = 5.5V$ ，强制输出至 GND		65		μA	
	V_{REF} 负载调整率	$V_{CC} = 5V \pm 10\%$ ， $I_{REF} = 100\mu\text{A}$ 拉电流		140		mV/mA	
	V_{REF} 输出电压噪声密度	$C_{REFCOMP} = C_{REF} = 0.1\mu\text{F}$ ， $f = 10\text{kHz}$		32		$\text{nV}/\sqrt{\text{Hz}}$	
	V_{REF} 输入电压范围	外部基准电压源模式	•	1.225	1.275	V	
	V_{REF} 输入电流	外部基准电压源模式	•	0.001	1	μA	
	V_{REF} 输入电容	(注释 8)		40		pF	
R_{FSADJ}	外部满量程调整增益电阻	R_{FSADJ} 接 GND	•	19	20	50	k Ω

数字输入和数字输出 • 表示规格适用于整个工作结温范围，其他规格的适用温度为 $T_J = 25^\circ\text{C}$ 。 $V_{CC} = 10V_{CC} = 5V$ ；
 $V^- = -5V$ ； $V_{DD0-4} = 5V$ ， $V^+ = 5V$ ， $FSADJ = V_{CC}$ ，除非另有说明。

符号	参数	条件	最小值	典型值	最大值	单位
数字 I/O						
V_{OH}	数字输出高电压	SDO 引脚，负载电流 = $-100\mu\text{A}$	•	$10V_{CC} - 0.2$		V
V_{OL}	数字输出低电压	SDO 引脚，负载电流 = $100\mu\text{A}$	•		0.2	V
		FAULT 引脚，负载电流 = $100\mu\text{A}$	•		0.2	V
	数字高阻抗输出漏电流	SDO 引脚漏电流 ($\overline{\text{CS}}/\text{LD}$ 高电平)	•		± 1	μA
		FAULT 引脚漏电流 (未置位)	•		1	μA
	数字输入电流	$V_{IN} = \text{GND}$ 至 $10V_{CC}$	•		± 1	μA
C_{IN}	数字输入电容	(注释 8)	•		8	pF
$10V_{CC} = 2.85$ 至 V_{CC}						
V_{IH}	高电平输入电压		•	$0.8 \cdot 10V_{CC}$		V
V_{IL}	低电平输入电压		•		0.5	V
$10V_{CC} = 1.71V$ 至 $2.85V$						
V_{IH}	高电平输入电压		•	$0.8 \cdot 10V_{CC}$		V
V_{IL}	低电平输入电压		•		0.5	V

电源要求 • 表示规格适用于整个工作结温范围，其他规格的适用温度为 $T_j = 25^\circ\text{C}$ 。 $V_{CC} = IOV_{CC} = 5\text{V}$ ； $V^- = -5\text{V}$ ； $V_{DD0-4} = 5\text{V}$ ， $V^+ = 5\text{V}$ ， $FSADJ = V_{CC}$ ， $V_{(REF)} = 1.25\text{V}$ （外部），除非另有说明。

符号	参数	条件		最小值	典型值	最大值	单位
V_{CC}	模拟电源电压	V_{CC} 不得超过 V^+	•	2.85		5.5	V
IOV_{CC}	数字 I/O 电源电压		•	1.71		V_{CC}	V
V^-	负电源电压		•	-15.75		0	V
V^+	正电源电压		•	2.85		$V^+ + 33$	V
V_{DD0} 至 V_{DD4}	输出电源电压		•	2.85		V^+	V
	电源电流 V_{CC}	所有范围（代码 = 0，所有通道）	•		2.6	3.8	mA
	电源电流 IOV_{CC}	所有范围（代码 = 0，所有通道）	•		0.01	1	μA
	电源电流 V^+	所有范围（代码 = 0，所有通道）	•		385	500	μA
	电源电流 V^-	所有范围（代码 = 0，所有通道）	•		2.3	3.2	mA
	电源电流 V_{DD0-4}	所有范围（代码 = 0，每通道）	•		0.7	1.2	mA
		25mA 范围（代码 = 满量程，每通道）（注释 10）	•		26.5	27.6	mA
		200mA 范围（代码 = 满量程，每通道）（注释 10）	•		204	207	mA
I_{SLEEP}	关断电流 V_{CC}	（注释 11）	•		1	10	μA
	关断电流 IOV_{CC}	（注释 11）	•		0.01	1	μA
	关断电流 V^+	（注释 11）	•		20	36	μA
	关断电流 V^-	（注释 11）	•		30	59	μA
	关断电流 V_{DD0-4}	（注释 11） 每通道	•		20	8.1	μA

监控多路复用器

	直流输出阻抗				15		k Ω
	漏电流	监视多路复用器禁用（高阻抗）	•		0.1	1	μA
	输出电压范围	选定监控多路复用器至 I_{OUT0-4} 引脚电压	•	V^-		V^+	V
	连续电流（注释 8）		•			± 1	mA

时序特性 • 表示规格适用于整个工作结温范围，其他规格的适用温度为 $T_j = 25^\circ\text{C}$ 。数字输入低电压和高电压分别为 0V 和 IOV_{CC} 。

符号	参数	条件		最小值	典型值	最大值	单位
$V^+ = V_{DDX} = V_{CC} = 2.85\text{V}$ 至 5.5V ， $IOV_{CC} = 2.85\text{V}$ 至 V_{CC}							
t_1	SDI 有效到 SCK 建立		•	6			ns
t_2	SDI 有效到 SCK 保持		•	6			ns
t_3	SCK 高电平时间		•	9			ns
t_4	SCK 低电平时间		•	9			ns
t_5	$\overline{\text{CS}}/\text{LD}$ 脉冲宽度		•	10			ns
t_6	LSB SCK 高电平到 $\overline{\text{CS}}/\text{LD}$ 高电平		•	19			ns
t_7	$\overline{\text{CS}}/\text{LD}$ 低电平到 SCK 高电平		•	7			ns
t_8	SCK 下降沿到 SDO 传播延迟， $C_{LOAD} = 10\text{pF}$	$4.5\text{V} \leq IOV_{CC} \leq V_{CC}$	•			20	ns
		$2.85\text{V} \leq IOV_{CC} < 4.5\text{V}$	•			30	ns

时序特性 • 表示规格适用于整个工作结温范围，其他规格的适用温度为 $T_j = 25^\circ\text{C}$ 。数字输入低电压和高电压分别为 0V 和 IOV_{CC} 。

符号	参数	条件		最小值	典型值	最大值	单位
t_9	CLR 脉冲宽度		•	20			ns
t_{10}	$\overline{\text{CS}}/\text{LD}$ 高电平到 SCK 正沿		•	7			ns
t_{12}	LDAC 脉冲宽度		•	15			ns
t_{13}	$\overline{\text{CS}}/\text{LD}$ 高电平至 LDAC 高电平或低电平跃迁		•	15			ns
	SCK 频率	50% 占空比	•			50	MHz
t_{14}	TGP 高电平时间	(注释 8)	•	1			μs
t_{15}	TGP 低电平时间	(注释 8)	•	1			μs

$V^+ = V_{\text{DDX}} = V_{\text{CC}} = 2.85\text{V}$ 至 5.5V , $1.71\text{V} \leq \text{IOV}_{\text{CC}} < 2.85\text{V}$

t_1	SDI 有效到 SCK 建立		•	7			ns
t_2	SDI 有效到 SCK 保持		•	7			ns
t_3	SCK 高电平时间		•	30			ns
t_4	SCK 低电平时间		•	30			ns
t_5	$\overline{\text{CS}}/\text{LD}$ 脉冲宽度		•	15			ns
t_6	LSB SCK 高电平到 $\overline{\text{CS}}/\text{LD}$ 高电平		•	19			ns
t_7	$\overline{\text{CS}}/\text{LD}$ 低电平到 SCK 高电平		•	7			ns
t_8	SCK 下降沿到 SDO 传播延迟	$C_{\text{LOAD}} = 10\text{pF}$	•			60	ns
t_9	CLR 脉冲宽度		•	30			ns
t_{10}	$\overline{\text{CS}}/\text{LD}$ 高电平到 SCK 正沿		•	7			ns
t_{12}	LDAC 脉冲宽度		•	15			ns
t_{13}	$\overline{\text{CS}}/\text{LD}$ 高电平至 LDAC 高电平或低电平跃迁		•	15			ns
	SCK 频率	50% 占空比	•			15	MHz
t_{14}	TGP 高电平时间	(注释 8)	•	1			μs
t_{15}	TGP 低电平时间	(注释 8)	•	1			μs

注释 1: 注意，超出上述绝对最大额定值可能会导致器件永久性损坏。在任何绝对最大额定值条件下长期工作会影响器件的可靠性和使用寿命。

注释 2: 所有电压值均相对于 GND。

注释 3: 失调电流在代码 384 处测量；线性度定义范围是从代码 384 到代码 65,535。

注释 4: 对于 $I_{\text{FS}} = 300\text{mA}$, $R_{\text{LOAD}} = 10\Omega$; $I_{\text{FS}} = 200\text{mA}$, $R_{\text{LOAD}} = 15\Omega$; $I_{\text{FS}} = 100\text{mA}$, $R_{\text{LOAD}} = 30\Omega$; $I_{\text{FS}} = 50\text{mA}$, $R_{\text{LOAD}} = 50\Omega$; $I_{\text{FS}} = 25\text{mA}$, $R_{\text{LOAD}} = 100\Omega$; $I_{\text{FS}} = 12.5\text{mA}$, $R_{\text{LOAD}} = 200\Omega$; $I_{\text{FS}} = 6.25\text{mA}$, $R_{\text{LOAD}} = 400\Omega$; $I_{\text{FS}} = 3.125\text{mA}$, $R_{\text{LOAD}} = 800\Omega$

注释 5: $I_{\text{FS}} = 200\text{mA}$, $R_{\text{LOAD}} = 15\Omega$ ；直流串扰是在所有 4 个侵入源通道上以 100mA 至 200mA 电流阶跃进行测量。总功耗变化为 $4 \times 50\text{mW} = 200\text{mW}$ 。监控通道保持在 $3/4 \times I_{\text{FS}}$ 或 150mA。

注释 6: DAC 间串扰是相邻 DAC 通道的 100mA 至 200mA 阶跃变化在一个 DAC 的输出端引起的毛刺。测量的 DAC 处于中量程 (100mA)。200mA 范围，内部基准电压源， $V_{\text{DDX}} = 5\text{V}$, $V^- = -5\text{V}$ 。

注释 7: 温度系数计算如下：首先计算输出电压的最大变化与标称输出电压的比率，然后将该比率除以指定温度范围。

注释 8: 通过设计保证，未经生产测试。

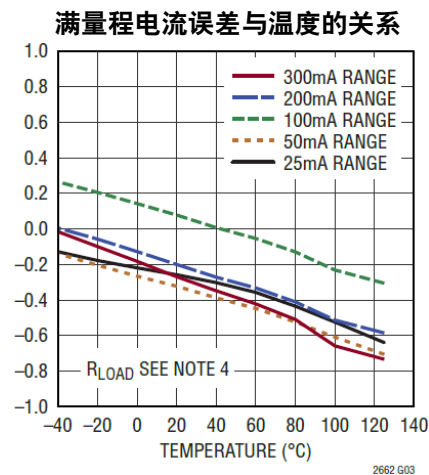
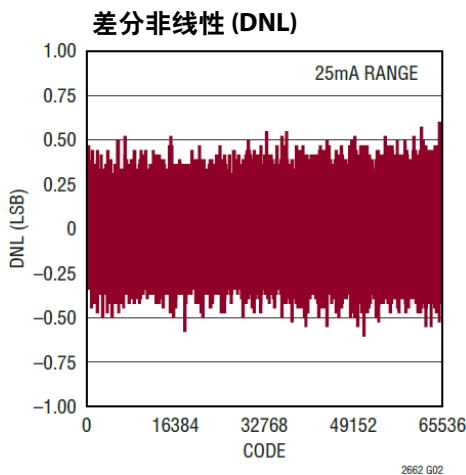
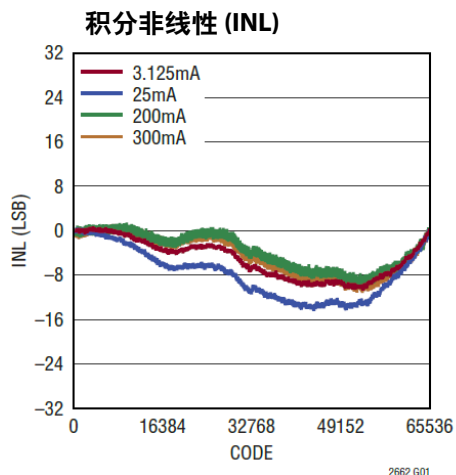
注释 9: $V_{\text{DDX}} = 5\text{V}$ (3.125mA 范围)； $V_{\text{DDX}} = 4\text{V}$ (200mA 范围)； $V^- = -5\text{V}$ 适用于所有范围。对于大电流输出阶跃，内部热效应会给最终建立带来尾部效应。大多数情况下，尾部效应非常小，不会影响 $\pm 0.024\%$ 建立，但完全建立到 $\pm 0.0015\%$ 的水平可能需要几毫秒。为获得最佳效果，务必将裸露焊盘（引脚 33）焊接到实 GND 层，并将每个通道的 V_{DDX} 设置得尽可能低，以降低器件功耗。列出的结果是利用 DC2692 演示电路获得的，无外加散热器。

注释 10: 单通道在标称输出。

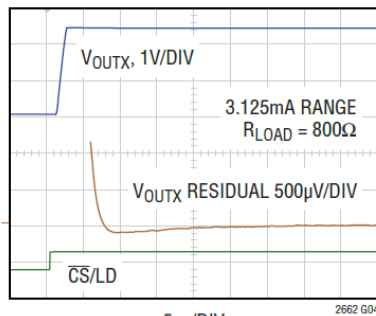
注释 11: 数字输入为 0V 或 IOV_{CC} 。

注释 12: 内部基准电压源模式负载为 15Ω (200mA 范围) 或 800Ω (3.125mA 范围) 与 100pF 并联，端接至 GND。

典型性能参数

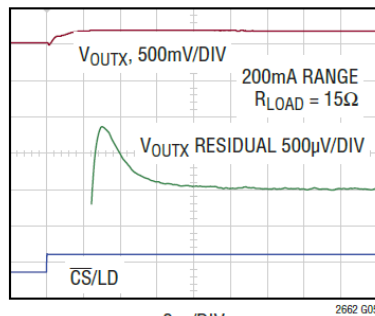


建立, 0 至 3.125mA 阶跃



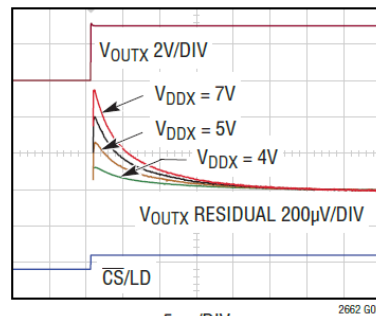
$t_{SETTLE} = 6.1\mu s$ TO $\pm 0.024\%$, $19.2\mu s$ TO $\pm 0.0015\%$
AVERAGE OF 8192 EVENTS

建立, 145mA 至 155mA 阶跃



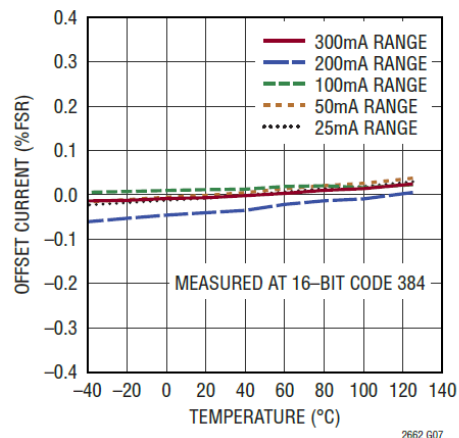
$t_{SETTLE} = 3.5\mu s$ TO $\pm 0.024\%$, $7.7\mu s$ TO $\pm 0.0015\%$
AVERAGE OF 1024 EVENTS

建立, 0 至 200mA 阶跃

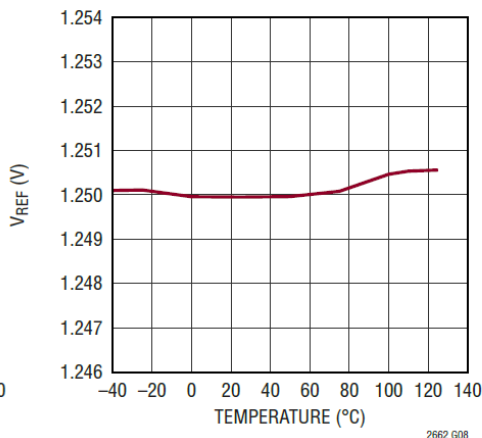


200mA RANGE; $R_{LOAD} = 15\Omega$
 $t_{SETTLE} = 4.5\mu s$ TO $\pm 0.024\%$, $8.7ms$ TO $\pm 0.0015\%$
 t_{SETTLE} MEASURED AT $V_{DDX} = 4V$ TO MINIMIZE THERMAL SETTLING TAILS

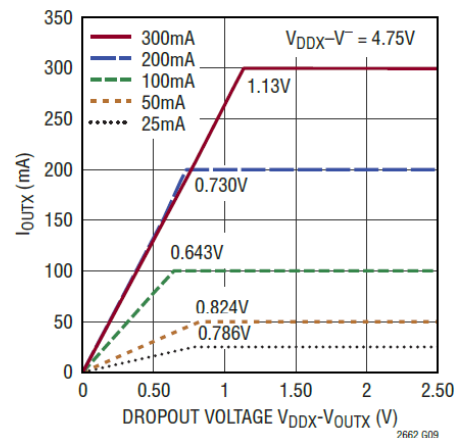
失调电流误差与温度的关系



基准电压输出与温度的关系

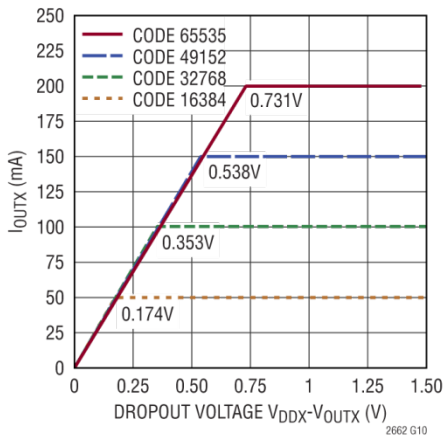


压差与电流范围的关系

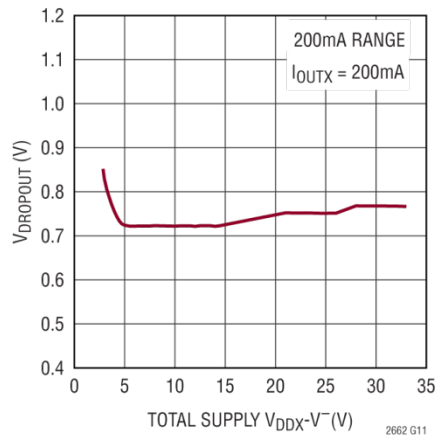


典型性能参数

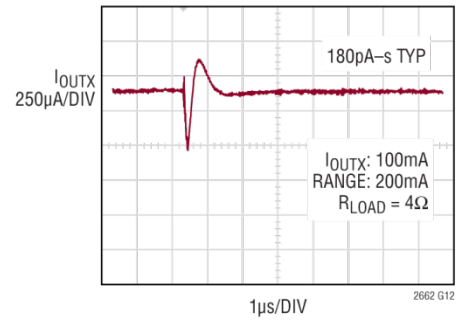
压差与代码的关系, 200mA 范围



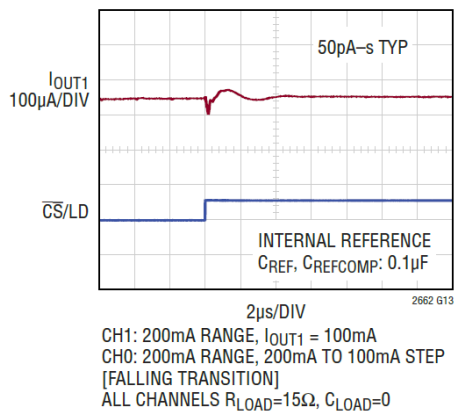
压差与总电源电压的关系



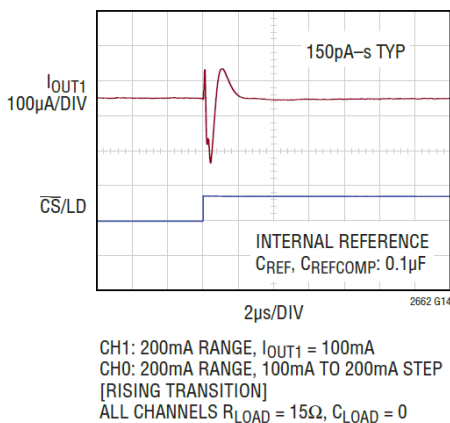
中量程毛刺



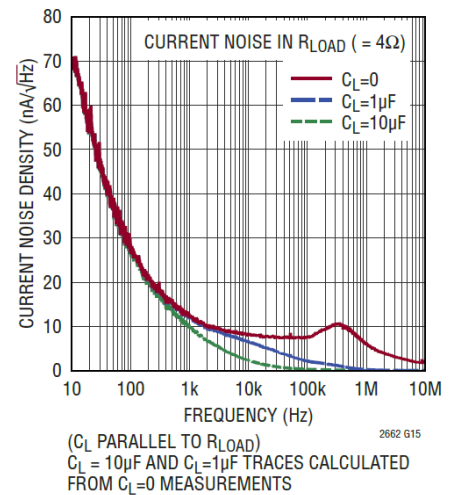
DAC 间串扰 (下降)



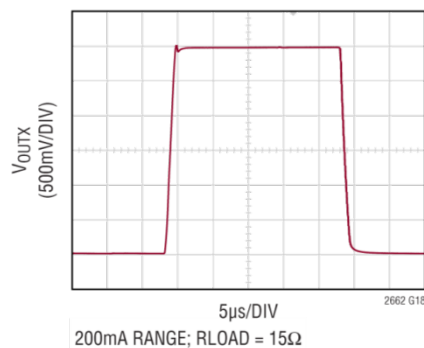
DAC 间串扰 (上升)



电流噪声密度与频率的关系



大信号响应



引脚功能

GND (引脚 1、8、14、32) : 地。这些引脚和裸露焊盘 (引脚 33) 必须直接连接到实接地层。

TGP (引脚 2) : 异步触发引脚。下降沿使用来自输入寄存器 A 的数据更新 DAC 寄存器。上升沿使用来自输入寄存器 B 的数据更新 DAC 寄存器。反转操作仅影响反转选择位 (Tx) 设置为 1 的 DAC 通道。如果反转操作要通过软件进行, 应将 TGP 引脚连接到 IOV_{CC}。如果不使用反转操作, 应将 TGP 引脚连接到 GND。逻辑电平由 IOV_{CC} 决定。

SDI (引脚 3) : 串行数据输入。SDI 上的数据在 SCK 的上升沿输入 DAC。LTC2662 接受 24 位或 32 位的输入字长。逻辑电平由 IOV_{CC} 决定。

SDO (引脚 4) : 串行数据输出。32 位移位寄存器的串行输出出现在 SDO 引脚上。通过 SDI 引脚传输到器件的数据延迟 32 个 SCK 上升沿, 然后在下一个下降沿输出。可用于数据回显回读或菊花链操作。当 CS/LD 为高电平时, SDO 引脚变为高阻抗。逻辑电平由 IOV_{CC} 决定。

SCK (引脚 5) : 串行时钟输入。逻辑电平由 IOV_{CC} 决定。

CS/LD (引脚 6) : 串行接口片选/负载输入。当 CS/LD 为低电平时, SCK 使能以将 SDI 数据移入寄存器。此外, 当 CS/LD 为低电平时, SDO 使能。当 CS/LD 变为高电平时, SDO 和 SCK 禁用, 并执行指定的命令 (参见表 1)。逻辑电平由 IOV_{CC} 决定。

LDAC (引脚 7) : 低电平有效异步 DAC 更新引脚。此引脚允许独立于 SPI 时序进行更新。如果 CS/LD 为高电平, LDAC 上的下降沿将用输入寄存器的内容更新所有 DAC 寄存器。LDAC 由 CS/LD 选通, 如果 CS/LD 为低电平, 则其无效。逻辑电平由 IOV_{CC} 决定。

如果不使用, 应将 LDAC 连接到 IOV_{CC}。

REFLO (引脚 9) : 基准电压源低电平。基准电压源的信号地。直接连接到 GND。

REF (引脚 10) : 基准电压输入/输出。REF 引脚的电压与各 DAC 输出通道的满量程输出电流成比例。默认情况下, 内部 1.25V 基准电压连接到此引脚。驱动外部直流负载电流时, 该引脚必须增加外部驱动。如果禁用该基准电压源 (参见“操作”部分中的“基准电压源模式”), 则其输出断开, REF 引脚变为高阻抗输入, 接受外部精密基准电压源。为了实现低噪声和基准电压稳定性, 应在此引脚与 GND 之间连接一个电容。容值必须小于 C_{REFCOMP}, 其中 C_{REFCOMP} 为连接到 REFCOMP 引脚的电容。允许的外部基准电压输入范围为 1.225V 至 1.275V。

REFCOMP (引脚 11) : 内部基准电压补偿引脚。为了实现低噪声和基准电压稳定性, 应在此引脚与 GND 之间连接一个 0.1μF 电容。REFCOMP 连接到 GND 会导致器件上电时禁用内部基准电压源, 从而允许在启动时使用外部基准电压源。

FSADJ (引脚 12) : 满量程电流调整引脚。此引脚有两种使用方法, 可产生内部校准的标称输出范围或增量可调范围。在任何一种情况下, 基准电压 V_{REF} 都会出现在电阻 R_{FSADJ} 上以定义一个基准电流, 从而对所有范围和通道的输出进行调整。满量程电流与 REF (引脚 10) 的电压成正比, 与 R_{FSADJ} 成反比。

如果 FSADJ 连接到 V_{CC}, 则选择内部 R_{FSADJ} (20k), 产生标称输出范围。还可以使用 19k 至 41k 的外部电阻, 只需将其连接在 FSADJ 和 GND 之间。在这种情况下, 外部电阻控制范围的调整, 内部电阻自动断开连接。详情参见表 3。

使用外部电阻时, FSADJ 对杂散电容很敏感; 该引脚应由一个缓冲器网络加以补偿, 缓冲器网络由 1k 和 1μF 串联组合而成, 并联到 R_{FSADJ}。采用建议的补偿, 该引脚可以稳定驱动高达 50pF 的杂散电容。

引脚功能

V_{CC} (引脚 13) : 模拟电源电压。 $2.85\text{V} \leq V_{\text{CC}} \leq 5.5\text{V}$ 。用 $1\mu\text{F}$ 电容旁路至 GND。

V⁻ (引脚 15、26) : 负电源电压。 $-15.75\text{V} \leq V^- \leq \text{GND}$ 。用 $1\mu\text{F}$ 电容旁路至 GND，除非 V⁻ 连接到 GND。

OUT0 到 OUT4 (引脚 24、23、20、19、16) : DAC 模拟电流输出。每个电流输出引脚都有一个专用模拟电源引脚 V_{DD0} 至 V_{DD4}。这些引脚的工作电平范围为 $V^- \leq V_{\text{OUTX}} \leq V_{\text{DDX}}$ 。

V_{DD0} 至 V_{DD4} (引脚 25、22、21、18、17) : 输出电源电压。 $2.85\text{V} \leq V_{\text{DD0-4}} \leq V^+$ 。这五个正电源输入分别为五个 DAC 电流输出引脚 OUT0 至 OUT4 中提供独立电源。用 $1\mu\text{F}$ 电容分别将每个电源输入旁路至 GND。

V⁺ (引脚 27) : 正电源电压。 $2.85\text{V} \leq V^+ \leq V^- + 33\text{V}$ 。V⁺ 必须始终大于或等于五个 DAC 正电源电压 V_{DD0-4} 及 V_{CC} 中的最大者。电源电压差 (V⁺ - V⁻) 不得超过 33V 最大值。用 $1\mu\text{F}$ 电容旁路至 GND。

MUX (引脚 28) : 模拟多路复用器输出。引脚电压和电流可以通过测量 MUX 引脚的电压来监控。禁用多路复用器时，此引脚变为高阻抗。可用的多路复用器选择如表 4 所示。

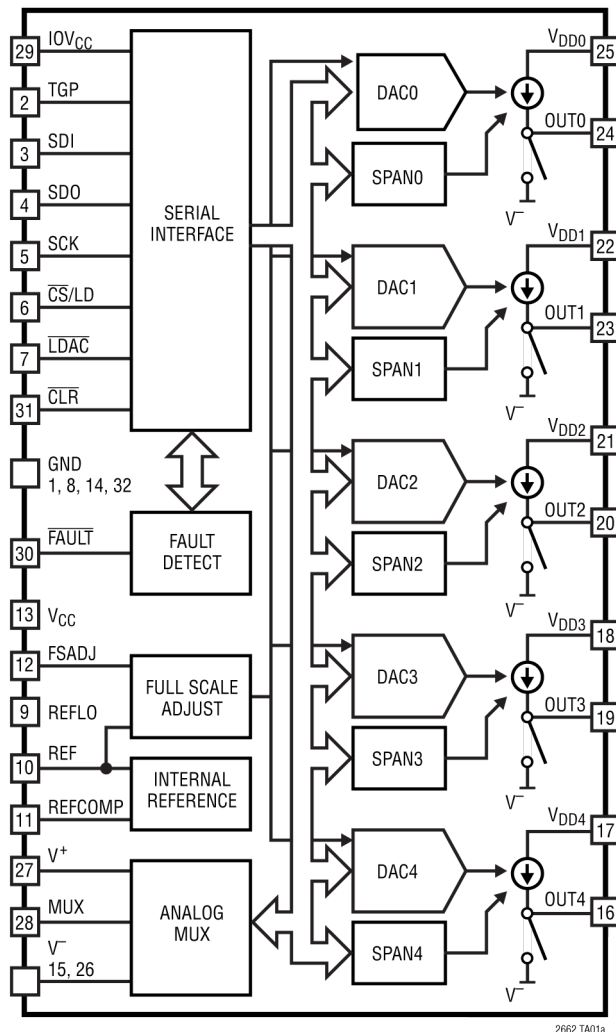
IOV_{CC} (引脚 29) : 数字输入/输出电源电压。 $1.71\text{V} \leq \text{IOV}_{\text{CC}} \leq V_{\text{CC}} + 0.3\text{V}$ 。用 $0.1\mu\text{F}$ 电容旁路至 GND。

FAULT (引脚 30) : 低电平有效故障检测引脚。当检测到任何有效的故障情况时，此开漏 N 沟道输出拉低。该引脚在下一个 CS/LD 上升沿释放。需要一个上拉电阻

CLR (引脚 31) : 低电平有效异步清零输入。此电平触发输入为逻辑低电平时，器件清零至默认复位码和输出范围，即零电平和高阻抗 (Hi-Z) 输出。控制寄存器清零。逻辑电平由 IOV_{CC} 决定。

裸露焊盘 (引脚 33) : 地。将此焊盘直接焊接到模拟地层。

框图



时序图

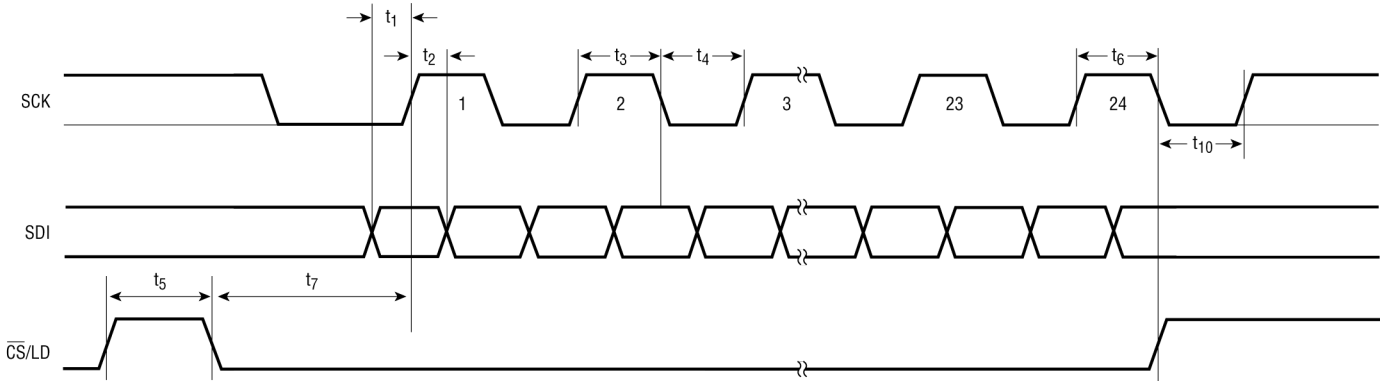
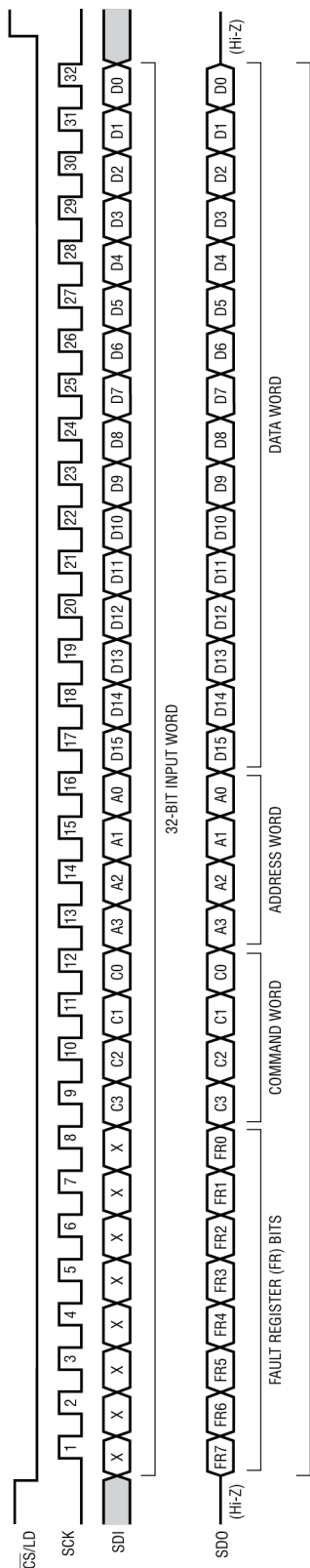


图 1. 串行接口时序

2662 F01

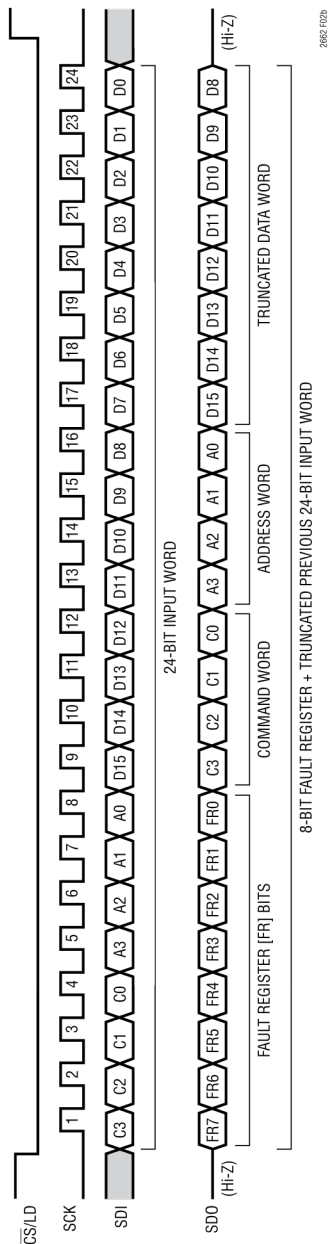
时序图



2662 F02a

PREVIOUS 24-BIT INPUT WORD + 8-BIT FAULT REGISTER

(2a) 32 位加载序列



2662 F02b

8-BIT FAULT REGISTER + TRUNCATED PREVIOUS 24-BIT INPUT WORD

(2b) 24 位加载序列

图 2. LTC2662-16 加载序列

操作

LTC2662 是五通道、电流源输出数模转换器 (DAC) 系列，具有可选输出范围、精密基准电压源和高压多路复用器 (MUX)，可监控通道输出电压和电流。每路输出均从一个独立的专用正电源引脚获取电流，该引脚接受 2.85V 至 33V 的电压，支持优化各种负载的功耗和裕量。内部 12Ω 开关允许将任何输出引脚连接到可选的负 V^- 电源电压，并吸收最多 80mA 的电流。

上电复位

上电时输出复位到高阻态，使系统初始化一致且可重复。上电初始化后，通过 SPI 总线选择输出范围，如表 1、2 和 3 所示。

上电顺序和启动

电源 (V_{CC} 、 IOV_{CC} 、 V^+ 、 V^- 和 V_{DD0} 至 V_{DD4}) 可以按任何方便的顺序上电。如果使用外部基准电压源，则在电源接通和关闭序列期间，不要让 REF 的输入电压升至 $V_{CC} + 0.3V$ 以上（参见“绝对最大额定值”部分）。

启动后， I_{OVCC} 应在 V_{CC} 范围内；任何电源都不应超过 V^+ 。支持的直流基准电压为 1.225V 至 1.275V。

电源旁路对于实现最佳性能至关重要。所有电源引脚上都应使用至少 1μF 的低 ESR 电容接地，并且电容应尽可能靠近器件放置。 IOV_{CC} 可以使用 0.1μF 电容。

表 1. 命令代码

命令				
C3	C2	C1	C0	
0	0	0	0	写入代码至 n
1	0	0	0	写入代码至全部
0	1	1	0	写入范围至 n
1	1	1	0	写入范围至全部
0	0	0	1	更新 n (上电)
1	0	0	1	全部更新 (上电)
0	0	1	1	写入代码至 n ，更新 n (上电)
0	0	1	0	写入代码至 n ，更新全部 (上电)
1	0	1	0	写入代码至全部，更新全部 (上电)
0	1	0	0	关断 n
0	1	0	1	关断芯片
1	0	1	1	监控多路复用器
1	1	0	0	反转选择
1	1	0	1	全局反转
0	1	1	1	Config 命令
1	1	1	1	无操作

表 2. DAC 地址, n

地址				
A3	A2	A1	A0	
0	0	0	0	DAC 0
0	0	0	1	DAC 1
0	0	1	0	DAC 2
0	0	1	1	DAC 3
0	1	0	0	DAC 4

注释：使用的 DAC 地址代码若不同于表 2 中给出的代码，将导致命令被忽略。

操作

数据传递函数

所有分辨率和大于或等于 25mA 的输出范围对应的 DAC 输入至输出传递函数如图 3 所示。所有范围的输入代码均为直接二进制格式。

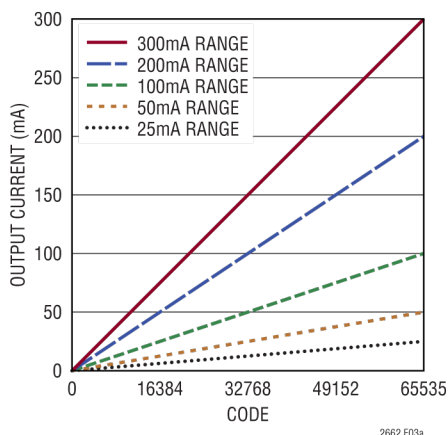


图 3. LTC2662-16 传递函数

串行接口

当 $\overline{\text{CS/LD}}$ 引脚变为低电平时，SDI 引脚上的数据在时钟（SCK 引脚）的上升沿载入移位寄存器。首先加载 4 位命令 C3-C0，然后加载 4 位 DAC 地址 A3-A0，最后加载直接二进制格式的 16 位数据字。对于 LTC2662-16，数据字包含 16 位输入码，顺序为 MSB 至 LSB。当 $\overline{\text{CS/LD}}$ 信号为低电平时，数据只能传输到 LTC2662。 $\overline{\text{CS/LD}}$ 的上升沿结束数据传输，并使器件执行 24 位输入字中指定的操作。

虽然最小输入字为 24 位，但可以将其扩展到 32 位。要使用 32 位字宽，须先将 8 个无关位传送到器件，然后按照上面所述传送 24 位字。菊花链操作需要 32 位字。它还能支持最小字宽为 16 位或更多位的处理器。

完整的 24 位和 32 位序列如图 2a 和图 2b 所示。请注意，无论何种字宽，故障寄存器输出都出现在 SDO 引脚上。

输入和 DAC 寄存器

除主移位寄存器外，LTC2662 的每个 DAC 还有五个内部寄存器。每个 DAC 通道有两组双缓冲寄存器：一组用于代码数据，另一组用于 DAC 的范围（输出范围）。双缓冲提供了同时更新范围和代码的能力，因此更改输出范围时可实现平滑的电流跃迁。它还支持同时更新多个 DAC。

每组双缓冲寄存器包括一个输入寄存器和一个 DAC 寄存器：

- 输入寄存器：写操作将数据从 SDI 引脚移位到所选寄存器。输入寄存器是保持缓冲器；写操作不影响 DAC 输出。

在代码数据路径中，每个 DAC 寄存器对应两个输入寄存器 A 和 B。寄存器 B 是备选寄存器，仅用于反转操作，而寄存器 A 是默认输入寄存器。

- DAC 寄存器：更新操作将输入寄存器的内容复制到其关联的 DAC 寄存器。DAC 寄存器的内容直接控制 DAC 输出电流或范围。如果所选 DAC 处于关断模式，更新操作还会使其上电。

请注意，更新总是将代码和范围数据同时刷新，但 DAC 寄存器中保存的值保持不变，除非通过写操作更改了相关输入寄存器的值。例如，若写入新代码并更新通道，则代码会更新，而范围刷新后不变。通道更新可以来源于串行更新命令、LDAC 负脉冲或反转操作。

操作

输出范围和 SoftSpan 操作

LTC2662 是一款具有可选输出范围的五通道电流 DAC。全部电流输出范围只能通过 SPI 编程来选择。

图 5 显示了 LTC2662 单个通道的简化框图。LTC2662 每个通道的满量程电流范围通过四个控制位 S(3:0) 选择。此外还可以提供外部基准电压源，或使用引脚 FSADJ 上的精密外部电阻来降低 LTC2662 全温度范围的整体增益漂移。

LTC2662 在上电时初始化，所有通道输出 (OUT0 至 OUT4) 都处于高阻态。然后，每个通道的范围和代码可以通过 SoftSpan 编程，如表 3 所示。

每个通道有一组用于范围信息的双缓冲寄存器。使用 *write span n* 或 *write span all* 命令（分别为 0110b 和 1110b）对范围输入寄存器进行编程。图 4 显示了语法，表 3 显示了范围代码和对应范围。

与双缓冲代码寄存器一样，更新操作将范围输入寄存器内容复制到相关的范围 DAC 寄存器。

表 3. 范围代码

S3	S2	S1	S0	输出范围	
				外部 R _{FSADJ}	FSADJ = V _{CC}
0	0	0	0	(高阻抗)	
0	0	0	1	$50 \cdot V_{REF} / R_{FSADJ}$	3.125mA
0	0	1	0	$100 \cdot V_{REF} / R_{FSADJ}$	6.25mA
0	0	1	1	$200 \cdot V_{REF} / R_{FSADJ}$	12.5mA
0	1	0	0	$400 \cdot V_{REF} / R_{FSADJ}$	25mA
0	1	0	1	$800 \cdot V_{REF} / R_{FSADJ}$	50mA
0	1	1	0	$1600 \cdot V_{REF} / R_{FSADJ}$	100mA
0	1	1	1	$3200 \cdot V_{REF} / R_{FSADJ}$	200mA
1	1	1	1	$4800 \cdot V_{REF} / R_{FSADJ}$	300mA
1	0	0	0	(切换到 V ⁻)	

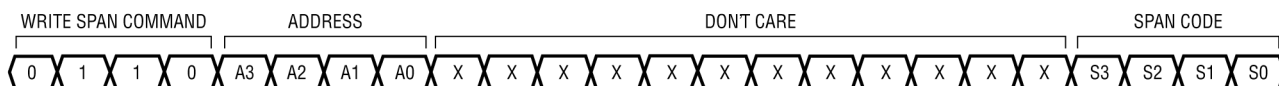


图 4. 写入范围语法

如表 3 所示，还有两个选项（代码 0000 和代码 1000），它们将输出置于高阻抗 (Hi-Z) 模式，或低导通电阻 ($\leq 12\Omega$) NMOS 器件将 DAC 输出分流至负电源 V⁻ 的模式。当 NMOS 器件使能时，该通道的 OUTX 引脚驱动器禁用。表 3 中未列出的范围代码默认为高阻抗输出范围。

监控多路复用器

LTC2662 包含一个高压多路复用器 (mux)，用于监控五个电流输出引脚 (OUT0 至 OUT4) 的电压和电流。此外还能监控输出电源电压 (V_{DD0} 至 V_{DD4})、正/负电源 V⁺/V⁻、内核电源 V_{CC}、基准电压 V_{REF} 和芯片温度。

MUX 引脚仅用于高输入阻抗；该引脚的输入阻抗典型值为 15kΩ。MUX 引脚的连续直流输出电流必须限制在 $\pm 1\text{mA}$ 以下，以免损坏内部电路。

多路复用器的工作范围为轨到轨，即从 V⁻ 到 V⁺；其输出在上电时禁用（高阻抗）。

mux 命令的语法和代码如图 6 和表 4 所示。

使用多路复用器测量电流

使用 *mux* 命令 (1011b) 以及表 4 中的一个多路复用器电流测量代码，可以测量任何输出引脚的电流。多路复用器通过输出与实际输出电流成比例的电压来响应。比例因子由下式给出：

$$I_{\text{OUTX}} = I_{\text{FS}} \cdot V_{\text{MUX}} / V_{\text{REF}} \quad (1)$$

V_{MUX} 引脚电压具有与电流输出同样出色的线性度，但需要校准斜率误差 ($\pm 15\%$ FSR) 以获得精确结果。利用单点或双点校准可轻松实现 $\pm 1\%$ FSR 精度。

操作

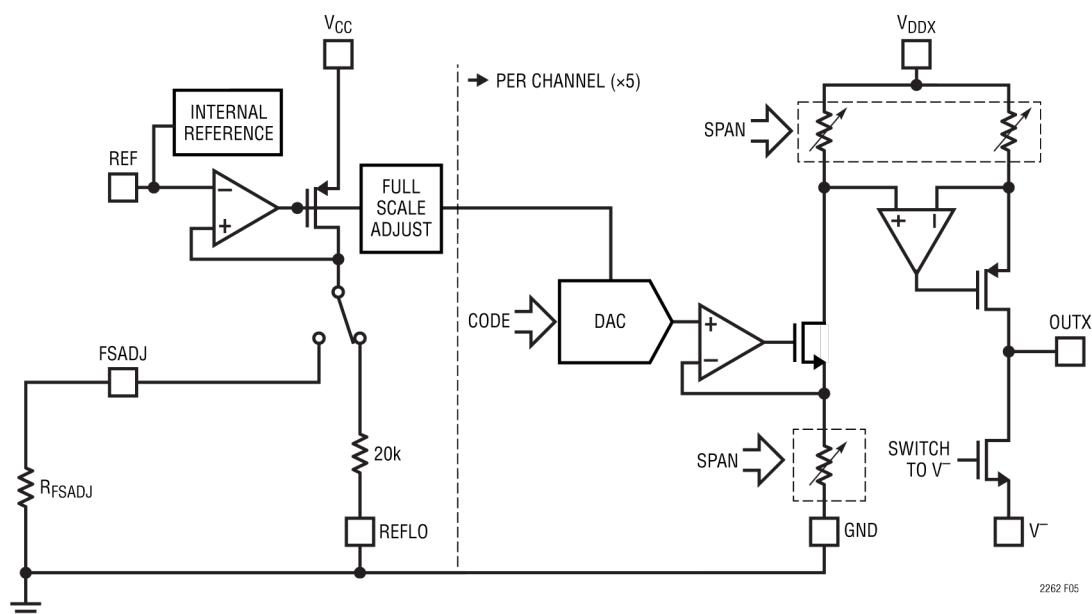


图 5. LTC2662 单个通道简图

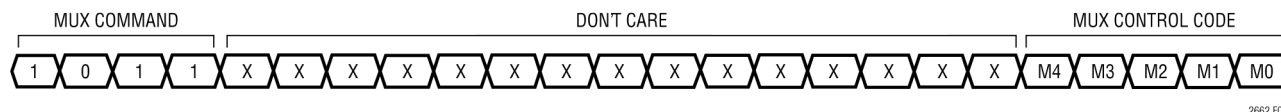


图 6. Mux 命令

请注意，对于给定的 V_{REF} 和 DAC 代码， V_{MUX} 是恒定的，不随范围而变化；但每个输出范围对应的满量程电流 I_{FS} 值是不同的。如果通道的范围设置为高阻抗或短接至 V^- ，或者如果其处于压差状态（由故障寄存器位 FR0 至 FR4 指示），则该电压不代表引脚电流。

使用多路复用器测量芯片温度

使用 *mux* 命令和 mux 控制代码 01010b 可以测量芯片温度。在这种情况下， V_{MUX} 引脚电压与芯片温度线性相关，温度系数为 $-3.7\text{mV}/^\circ\text{C}$ 。实测结温 T_j 即为：

$$T_j = 25^\circ\text{C} + (1.4\text{V} - V_{MUX}) / (3.7\text{mV}/^\circ\text{C})$$

如果需要，通过测量初始温度和电压，然后将这些值代替公式中的 25°C 和 1.4V ，可以校准温度监控。

监控多路复用器预充电注意事项

LTC2662 中的模拟多路复用器是无缓冲的，这避免了来自放大器失调的误差项。但是没有缓冲器，连接 MUX 引脚时的电荷转移可能会干扰高阻抗电流输出。LTC2662 中的电路会在 MUX 引脚连接到输出之前对其预充电，从而抑制输出引脚 (OUT0 至 OUT4) 上的充电毛刺。

操作

表 4. 监控多路复用器控制代码

M4	M3	M2	M1	M0	MUX 引脚输出	注释:
0	0	0	0	0	禁用 (高阻抗)	
0	0	0	0	1	OUT0 电流测量	$I_{OUT0} = I_{FS} \cdot V_{MUX}/V_{REF}$
0	0	0	1	0	OUT1 电流测量	$I_{OUT1} = I_{FS} \cdot V_{MUX}/V_{REF}$
0	0	0	1	1	OUT2 电流测量	$I_{OUT2} = I_{FS} \cdot V_{MUX}/V_{REF}$
0	0	1	0	0	OUT3 电流测量	$I_{OUT3} = I_{FS} \cdot V_{MUX}/V_{REF}$
0	0	1	0	1	OUT4 电流测量	$I_{OUT4} = I_{FS} \cdot V_{MUX}/V_{REF}$
0	0	1	1	0	V_{CC}	
0	1	0	0	0	V_{REF}	
0	1	0	0	1	V_{REFLO}	DAC 基准 GND
0	1	0	1	0	芯片温度, T	$T = 25^{\circ}\text{C} + (1.4\text{V} - V_{MUX})/(0.0037\text{V}/^{\circ}\text{C})$
1	0	0	0	0	V_{DD0}	
1	0	0	0	1	V_{DD1}	
1	0	0	1	0	V_{DD2}	
1	0	0	1	1	V_{DD3}	
1	0	1	0	0	V_{DD4}	
1	0	1	0	1	V^{+}	
1	0	1	1	0	V^{-}	
1	0	1	1	1	GND	
1	1	0	0	0	OUT0 引脚电压	
1	1	0	0	1	OUT1 引脚电压	
1	1	0	1	0	OUT2 引脚电压	
1	1	0	1	1	OUT3 引脚电压	
1	1	1	0	0	OUT4 引脚电压	

由于预充电行为, 多路复用器输出在发出 Mux 命令后大约 $7\mu\text{s}$ 有效 (CS/LD 上升)。如果需要, 给输出引脚添加电容可以进一步降低残余充电瞬变。不要给 MUX 引脚添加电容, 因为这在多路复用器切换期间可能会增加对输出的干扰。MUX 引脚上最多允许有 100pF 电容。

反转操作

一些系统要求 DAC 输出在两个输出电平之间重复切换 (即在“开”和“关”状态之间切换)。LTC2662 具有反转功能, 每个 DAC 通道有两个输入寄存器 (A 和 B), 有利于实现上述操作。

A 和 B 之间的反转由三个信号控制。第一个是 *toggle select* (反转选择) 命令, 其作用于 5 位数据字段, 每位控制一个通道 (见图 7)。第二个是 *global toggle* (全局反转) 命令, 其利用全局反转位 TGB 控制所有选定通道 (见图 8)。最后, TGP 引脚允许利用外部时钟或逻辑信号使 DAC 输出在 A 和 B 之间反转。这些控制信号的组合如图 9 所示。

如果不需要反转功能, 应将 TGP (引脚 2) 接地, 并让反转选择寄存器保持在上电复位状态 (清零)。这样, 输入寄存器 A 仅用作输入寄存器, 寄存器 B 则不使用。

操作

反转选择寄存器 (TSR)

toggle select 命令 (1100b) 语法如图 7 所示。5 位 TSR 数据字段中的各位控制同名 DAC 通道：T0 控制通道 0，T1 控制通道 1，...，T4 控制通道 4。

反转选择位 (T0、T1 ... T4) 具有双重功能。首先，各反转选择位控制哪个输入寄存器 (A 或 B) 接收来自 write-code 操作的数据。当给定通道的反转选择位为 1 时，write-code 操作指向寻址通道的输入寄存器 B。当该位为 0 时，write-code 操作指向输入寄存器 A。其次，各反转选择位使能相应通道的反转操作。

写入输入寄存器 A 和 B

选择要反转的通道之后，将所需代码写入选定通道的输入寄存器 A；然后使用 *toggle select* 命令设置通道的反转选择位；最后将所需代码写入输入寄存器 B。完成这些步骤后，通道即可进行反转操作。例如，要设置通道 3 在代码 4096 和 4200 之间反转：

- 1) *Write code* 通道 3 (代码 = 4096) 到寄存器 A
00000011 00010000 00000000
- 2) *Toggle select* (设置 T3 位)
11000000 00000000 00001000
- 3) *Write code* 通道 3 (代码 = 4200) 到寄存器 B
00000011 00010000 01101000

步骤 (3) 的 *write code* 指向寄存器 B，因为在步骤 (2) 中，T3 位被设置为 1。通道 3 的输入寄存器 A 和 B 现在保存了两个所需的代码，可以进行反转操作。

注释：写入寄存器 B 之后，寄存器 A 的代码仍然可以改变。反转选择位的状态决定写操作的目标寄存器 (A 或 B)。

首先，反转选择位 T3 必须复位为 0：

```
11000000 00000000 00000000
```

然后写入新的寄存器 A 代码。假设新代码为 4300，那么指令将是：

```
00000011 00010000 11001100
```

然后再次将反转选择位 T3 设置为 1 [上面的步骤 2]。没有必要再次写入寄存器 B；通道 3 已准备好进行反转操作。

在寄存器 A 和 B 之间反转

一旦写入所有目标通道的输入寄存器 A 和 B，并将相应的反转选择位设置为 1，如前例所示，那么通道就可以进行切换。

LTC2662 支持三类反转操作：第一类是使用 SPI 端口同时反转所有选定通道；第二类是使用外部时钟或逻辑信号同时反转所有选定通道；第三类是指令通道的任意组合从输入寄存器 A 或 B 更新。

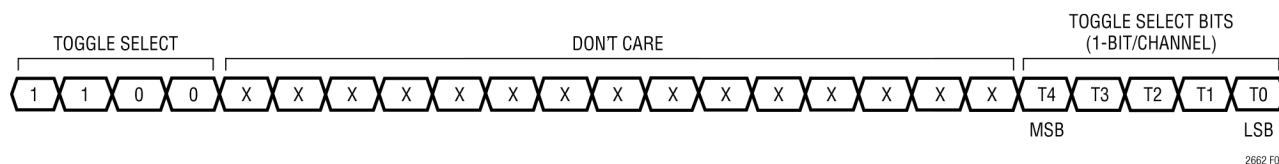


图 7. 反转选择语法

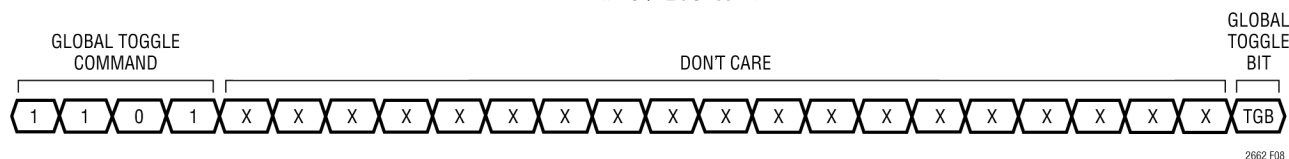


图 8. 全局反转语法

操作

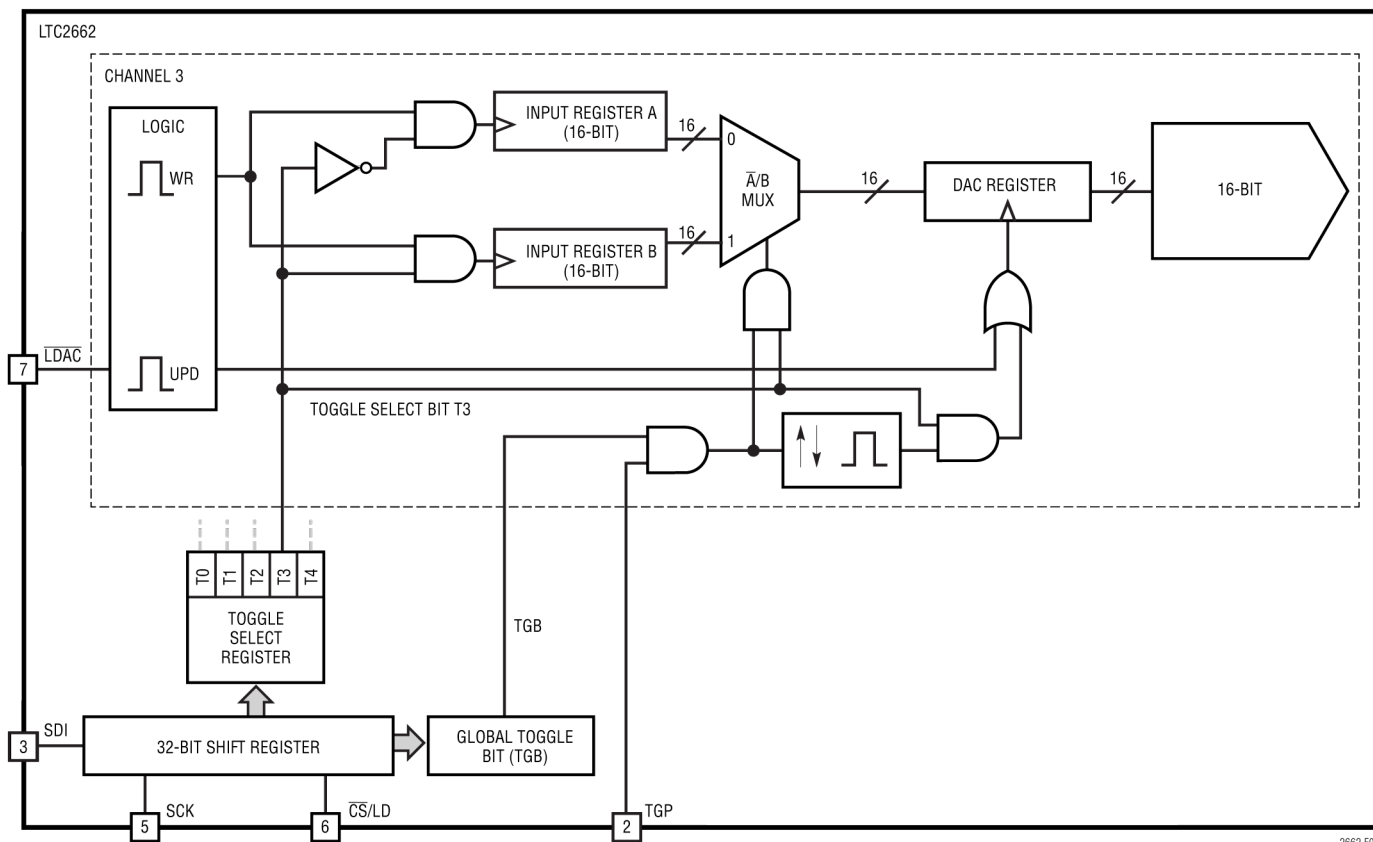


图 9. 概念框图 - 反转功能

内部反转更新电路是边沿触发的，因此只有 (TGB 或 TGP) 跃迁才会触发从相应输入寄存器进行更新。

要利用 SPI 端口同时反转所有选定通道，须确保 TGP 引脚为高电平，并且反转选择寄存器中与目标通道对应的位也为 1。使用全局命令 (1101b) 交替改变代码，按顺序更改全局反转位 TGB (见图 8)。TGB 从 1 变为 0 时，DAC 寄存器从相应的输入寄存器 A 进行更新。TGB 从 0 变为 1 时，DAC 寄存器从相应的输入寄存器 B 进行更新。请注意，通过这种方式，只需一个串行命令即可反转多达 5 个通道。

要利用外部逻辑信号反转所有选定通道，须确保全局反转寄存器中的 TGB 位为 1，并且反转选择寄存器中与目标通道对应的位也为 1。将时钟或逻辑信号施加于 TGP 引脚以交替改变代码。在 TGP 下降沿，DAC 寄存器从其关联的输入寄存器 A 进行更新。在 TGP 上升沿，DAC 寄存器从其关联的输入寄存器 B 进行更新。请注意，一旦设置好输入寄存器，所有反转都是由施加于 TGP 引脚的信号触发，不需要进一步的 SPI 指令。

操作

要使任意通道组合从输入寄存器 A 或 B 进行更新，须确保 TGP 引脚为高电平，并且全局反转寄存器中的 TGB 位也为 1。根据需要，使用 *toggle select* 命令设置反转选择位，以选择各通道更新所用的输入寄存器（A 或 B）。然后利用串行命令 (1001b) 或向 LDAC 引脚施加负脉冲，以更新所有通道。反转选择位为 0 的通道从输入寄存器 A 进行更新，而反转选择位为 1 的通道从输入寄存器 B 进行更新（见图 9）。通过交替执行反转选择和更新操作，最多可以同时将 5 个通道切换到 A 或 B。

菊花链操作

移位寄存器的串行输出出现在 SDO 引脚上。从 SDI 输入传输到器件的数据会延迟 32 个 SCK 上升沿，然后在下一个 SCK 下降沿输出，这适合在接下来的 32 个 SCK 上升沿输入微处理器。

SDO 输出可用来帮助从单个 3 线串行端口（即 SCK、SDI 和 $\overline{\text{CS/LD}}$ ）控制多个串行器件。这种菊花链组合是将每个上游器件的 SDO 连接到链中下一个器件的 SDI 来配置的。这样，器件的移位寄存器串联连接，有效地形成一个扩展到整个菊花链的输入移位寄存器。因此，各器件可以通过简单地连接输入字来寻址和控制；第一条指令针对链中的最后一个器件，依此类推。SCK 和 $\overline{\text{CS/LD}}$ 信号为链中的所有器件所共用。

在使用中， $\overline{\text{CS/LD}}$ 首先被拉低。然后，连接的输入数据传送到链中，使用第一个器件的 SDI 作为数据输入。当数据传输完成时， $\overline{\text{CS/LD}}$ 变为高电平，所有器件的指令序列同时完成。要控制单个器件，可以对链中的所有其他器件使用 *no-operation*（无操作）命令 (1111b)。当 $\overline{\text{CS/LD}}$ 为高电平时，SDO 引脚提供高阻抗输出，因此对于菊花链操作，每个器件（最后一个除外）的 SDO 需要一个上拉电阻。

回显回读

SDO 引脚可用于验证传输到器件的数据。在每个 32 位指令周期中，SDO 输出前一条 32 位指令进行验证。8 位“无关”前缀用 8 个故障寄存器状态位替换，后面是 4 位命令和地址字以及完整的 16 位数据字（见图 2a）。24 位指令周期的 SDO 序列相同，不过数据字被截断为 8 位（见图 2b）。当 $\overline{\text{CS/LD}}$ 为高电平时，SDO 提供高阻抗输出，释放总线供其他 SPI 器件使用。

故障寄存器 (FR)

LTC2662 可提供关于操作故障情况的通知。故障寄存器 (FR) 状态位由每个 24 或 32 位 SDO 字的第一个数据字节（8 位）组成，在每次 SPI 事务处理期间输出到 SDO 引脚。具体序列参见图 2。

当检测到触发条件时，FR 位置 1，并在下一次 SPI 事务处理期间输出到 SDO。FR 信息随着每次 SPI 事务处理而更新。请注意，如果 SPI 指令的操作纠正了故障情况，则在下一次 SPI 事务处理时，SDO 上可观察到该状况的清零 FR 标志。

表 5 列出了故障寄存器各位及其相关的触发条件。

表 5. 故障寄存器 (FR)

FR 位	故障情况
FR0	OUT0 上检测到开路状况
FR1	OUT1 上检测到开路状况
FR2	OUT2 上检测到开路状况
FR3	OUT3 上检测到开路状况
FR4	OUT4 上检测到开路状况
FR5	过温。如果芯片温度 $T_j > 175^\circ\text{C}$ ，则 FR5 置 1，热保护激活。可以利用 Config 命令 (0111b) 禁用。
FR6	功率限制。如果 $V_{\text{DDX}} - V_{\text{OUTX}} > 10\text{V}$ 且电流范围 $\geq 200\text{mA}$ ，则 FR6 置 1，该通道的范围降至 100mA。可以利用 Config 命令 (0111b) 禁用。
FR7	SPI 序列长度无效。有效序列长度为 24 位和 32 位。对于所有其他长度，FR7 置 1，SPI 指令会被忽略。

操作

故障指示器引脚 ($\overline{\text{FAULT}}$, 引脚 30)

$\overline{\text{FAULT}}$ 引脚是开漏 N 沟道输出, 当检测到故障情况时, 它会被拉低。在下一个 $\overline{\text{CS/LD}}$ 上升沿, 它会被释放。该引脚为开漏输出, 适合以“线或”方式连接到中断总线; 总线上需要一个上拉电阻。

故障情况和热过载保护

有四类故障情况会导致 $\overline{\text{FAULT}}$ 引脚被拉低。首先, 当输出通道由于 V_{DDX} 至 OUT_x 的电压不足而进入压差状态时, 将触发任一输出引脚 (OUT_0 至 OUT_4) 上的开路 (OC) 状况。五个 DAC 电流输出引脚中的每一个都有独立的开路检测电路。

FR5 提供检测标志, 芯片温度超过 175°C 时设置该标志。过温状况还会强制所有五个 DAC 通道关断, 并拉低开漏 $\overline{\text{FAULT}}$ 引脚。FR5 保持设置状态, 器件保持关断状态, 直到芯片冷却下来。低于约 150°C 时, DAC 通道可以恢复正常工作。请注意, 无论芯片温度如何, $\overline{\text{CS/LD}}$ 上升沿都会释放 $\overline{\text{FAULT}}$ 引脚。

任一 DAC 通道都能提供高达 300mA 的电流, 因此应仔细评估系统设计可能的芯片发热。FR6 是功率限制保护标志, 用于帮助防止意外损坏电流输出器件。对于 200mA 和 300mA 满量程电流范围, 当输出电源引脚 (V_{DDX}) 与其电流输出引脚 (OUT_x) 之间的电压差 $\geq 10\text{V}$ 时, 就会触发功率限制故障条件。

最后, FR7 用于指示 SPI 字长无效。有效字长为 24 位、32 位和 32 位的整数倍; 任何其他长度都会导致 FR7 置 1, $\overline{\text{FAULT}}$ 引脚置位, 指令本身被忽略。

Config 命令

Config 命令有四个参数——OC、PL、TS 和 RD (见图 10)。

设置 OC 位会禁用开路检测 (FR0 至 FR4)。同样, 设置 PL 位会禁用功率限制保护 (FR6), 设置 TS 位会禁用热保护 (FR5)。请谨慎使用这些选项, 尤其是 PL 和 TS。

RD 位用于选择外部基准电压源操作。无论 RD 位设置与否, REFCOMP 引脚都必须接地才能使用外部基准电压源。

关断模式

对于功耗受限的应用, 当需要的 DAC 输出少于 5 个时, 可以使用关断模式来降低电源电流。关断时, 电压至电流输出驱动器和基准电压缓冲器禁用。电流 DAC 输出进入高阻态。关断期间寄存器内容不受干扰。

使用命令 0100b 及相应的 DAC 地址, 可以将任意通道或通道组合置于关断模式。此外, 使用关断芯片命令 0101b, 可以将所有 DAC 通道和集成基准电压源置于关断模式。所有关断命令都会忽略 16 位数据字。

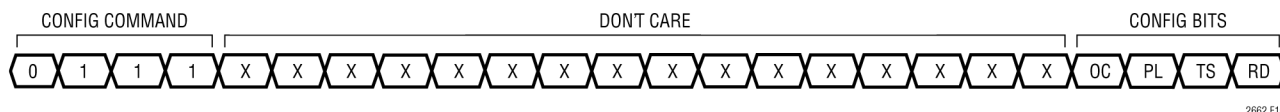


图 10. Config 命令语法: 开路检测禁用 (OC)、功率限制保护禁用 (PL)、热关断禁用 (TS) 和基准电压源禁用 (RD)

操作

执行任何包含 DAC 更新的命令（要么在软件中，如表 1 所示，要么通过反转，参见“反转操作类型”部分），就能恢复正常操作。选定 DAC 通道在使用新代码值更新时上电。更新关断的 DAC 时，须增加等待时间以照顾到额外的上电延迟时间。如果通道在更新命令之前已被关断（命令 0100b），则上电延迟时间为 30 μ s。如果芯片已经关断（命令 0101b），则上电延迟时间为 35 μ s。

有效电源范围

LTC2662 的有效电源范围有几个限制，如“电气特性”表格（电源要求）和“引脚功能”部分所述。V⁺ 电压（引脚 27）必须大于或等于所有其他电源电压。允许 V⁺ 比 GND 最多高 33V，比 V⁻ 最多高 33V。五个输出电源（V_{DD0} 至 V_{DD4}）可以独立设置，范围是 2.85V 到 V⁺。负电源 V⁻ 可以是 -15.75V 和 GND 之间的任何电压，但须注意，V⁺ 不得比 V⁻ 高 33V 以上。

电流输出

LTC2662 的每个电流输出引脚都集成了一个高增益电压至电流转换器。如果所有 DAC 代码都满足最小压差（V_{DDX} - V_{OUTX}）要求，则从 3.125mA 到 300mA 的所有范围都能保证 INL 和 DNL 性能。

如果保持足够的压差，电流输出（OUT0 至 OUT4）的直流输出阻抗将非常高。每个电流输出都有一个专用正电源引脚 V_{DD0} 至 V_{DD4}，用于具体调整每个通道的电流顺应性和功耗。

切换到 V⁻ 模式

范围代码 1000b 可用来将输出拉至 GND 以下。在切换到 V⁻ 模式下，寻址通道的输出电流关闭，通道电压 V_{OUTX} 拉至 V⁻。下拉开关在最大 12 Ω 的有效电阻下可吸收高达 80mA 的电流。

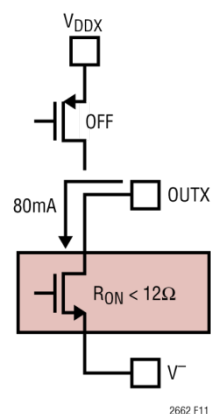


图 11. 切换到 V⁻ 模式

使用“写入范围到全部”或“写入范围到 n”命令及目标地址，可以调用切换到 V⁻ 模式。范围代码如表 3 所示；切换到 V⁻ 模式的输出图参见图 11。

使用 FSADJ 引脚调整增益

满量程输出电流与基准电压成正比，与 FSADJ 关联的电阻成反比。即：

$$I_{\text{OUTFS}} \sim V_{\text{REF}} / R_{\text{FSADJ}}$$

如果 FSADJ 引脚连接到 V_{CC}，则 LTC2662 使用内部 R_{FSADJ} = 20k。FSADJ 也可以连接到接地的外部电阻，以调整应用的默认电流范围，或者使用具有适当特性的精密电阻来实现最佳温度系数。其支持从 19k 到 41k 的阻值。使用表 3 的“外部 R_{FSADJ}”列可以轻松计算新的电流范围。使用外部电阻时，内部电阻会自动断开。

使用外部电阻时，FSADJ 对杂散电容很敏感；该引脚应由一个缓冲器网络加以补偿，缓冲器网络由 1k 和 1 μ F 串联组合而成，并联到 R_{FSADJ}。采用建议的补偿，该引脚可以稳定驱动高达 50pF 的杂散电容。

操作

失调电流和零代码

LTC2662 失调电流误差的保证最大值为 $\pm 0.4\%$ FSR。如果给定通道的失调为正，则在零代码时会有些非零电流流动；如果为负，则对于一系列接近零的代码，电流为零（仅有漏电流）。失调和线性度端点在代码 384 处测量，保证 DAC 在测量点处以可测量的输出电流工作。

具有正失调误差的通道即使在零代码处也可能不会完全关闭。要完全关闭输出，请将范围设置为“高阻抗”（表 3 中的范围代码 0000b），然后更新通道。

基准电压源模式

LTC2662 可以采用内部或外部基准电压源工作。与电压 DAC 一样，基准电压对输出进行缩放，因此输出会反映基准电压的任何误差。无论基准电压如何，每个通道的满量程输出电流均以最大 300mA 为限。

内部 1.25V 基准电压源的典型温度漂移为 $\pm 3\text{ppm}/^\circ\text{C}$ ，初始输出容差最大值为 $\pm 2\text{mV}$ 。其独立于 DAC 进行调整、测试和表征；DAC 使用“理想”外部基准电压源进行测试和表征。

要使用内部基准电压源，REFCOMP 引脚应保持悬空，并且没有直流路径连接到 GND。此外，Config 寄存器的 RD 位必须为 0。上电时该值复位为 0，或者使用 *config* 命令 0111b 将其复位。图 9 显示了命令语法。

为使基准电压源保持稳定并降低噪声，REFCOMP 和 GND 之间应连接 $0.1\mu\text{F}$ 电容。在这种配置中，内部基准电压源可以驱动最高 $0.1\mu\text{F}$

电容并保持出色的稳定性。为确保稳定工作，REF 引脚上的容性负载不应超过 REFCOMP 引脚上的容性负载。如果内部基准电压源要驱动外部电路，则需要缓冲器。

要使用外部基准电压源，须将 REFCOMP 引脚连接到 GND。这样在启动时会禁用内部基准电压源的输出，使 REF 引脚变为高阻抗输入。上电后在 REF 引脚上施加基准电压。使用 *config* 命令 0111b 将 RD 位设置为 1。REF 输入电压范围为 1.225V 至 1.275V。

电路板布局

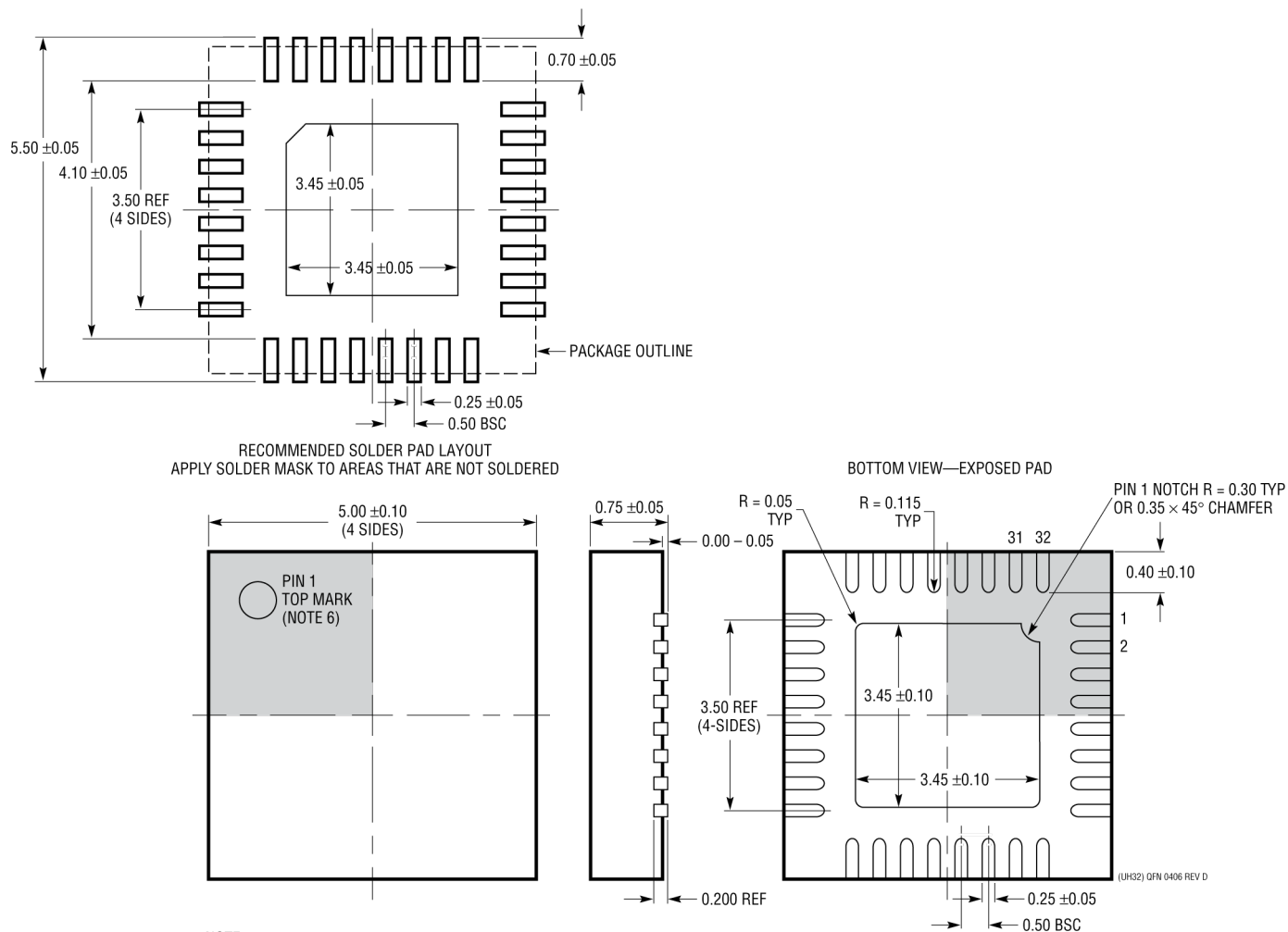
这些器件出色的负载调整率和直流串扰性能部分是通过最大限度降低信号和电源地的共模电阻来实现的。

与任何高分辨率转换器一样，干净的电路板接地很重要。星形接地技术需要一个低阻抗模拟地层。用于星形接地的电路板层应保持连续，以最大限度地减少接地电阻；也就是说，使用星形接地概念而不使用单独的星形走线。从 REFLO 引脚到星形接地点的电阻应尽可能低。建议将裸露焊盘（引脚 33）作为星形接地点。

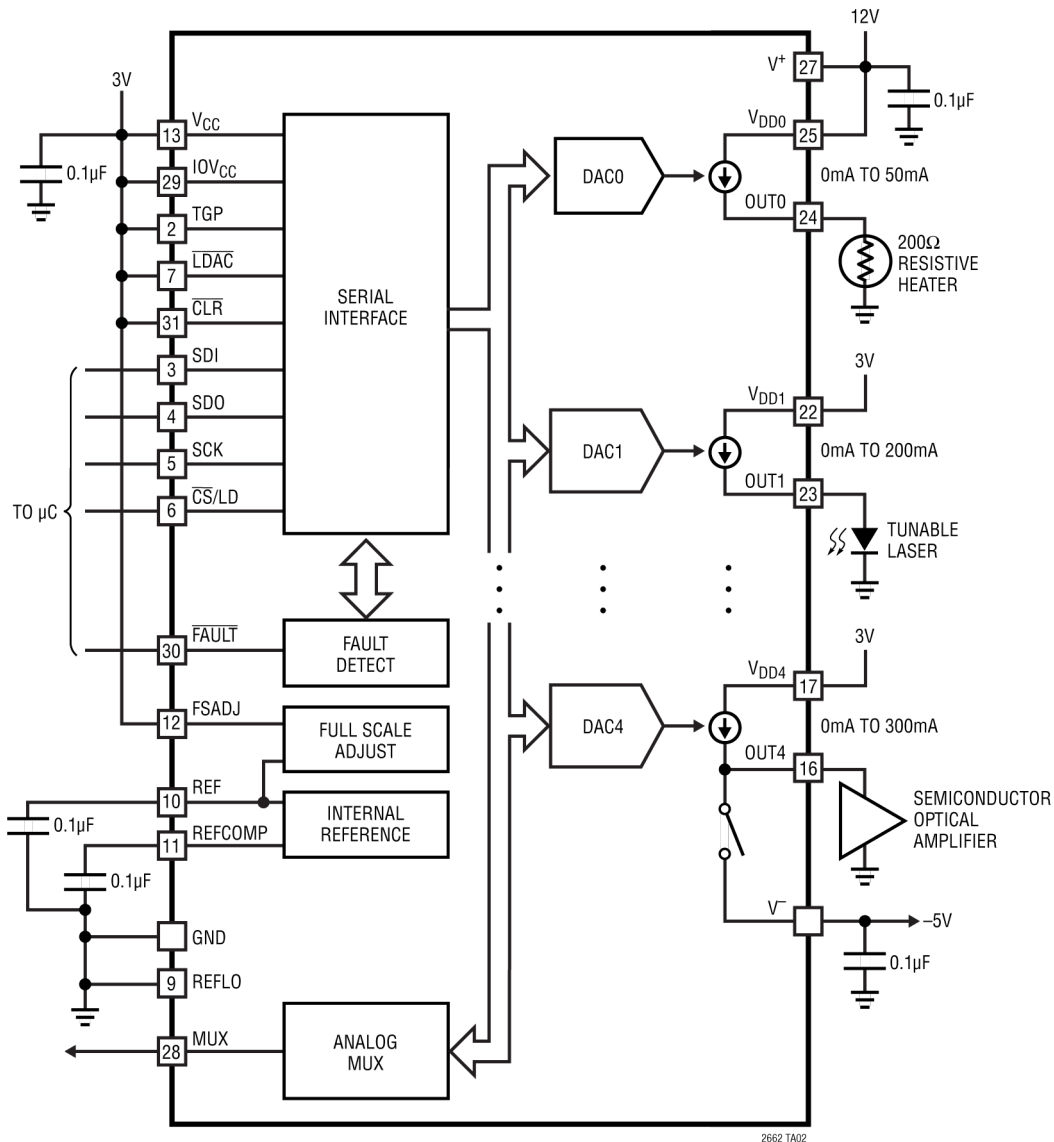
为获得最佳性能，应使用 150 至 200 密耳中心的过孔阵列拼接接地层，并将其与电路板其他层的接地灌流相连。这样可以降低整体接地电阻，并使接地回路面积最小。

封装说明

UH 封装
32 引脚塑料 QFN (5mm × 5mm)
(参考 LTC DWG # 05-08-1693 Rev D)



典型应用



2662 TA02

相关器件

产品型号	说明	备注
LTC2668	16通道串行 16/12位 V_{OUT} SoftSpan DAC, 内置 $\pm 10\text{ppm}/^\circ\text{C}$ 基准电压源	软件可编程输出范围高达 $\pm 10\text{V}$, 6mm \times 6mm QFN 封装
LTC2666	8通道串行 16/12位 V_{OUT} SoftSpan DAC, 内置 $\pm 10\text{ppm}/^\circ\text{C}$ 基准电压源	软件可编程输出范围高达 $\pm 10\text{V}$, 5mm \times 5mm QFN 封装
LTC2664	4通道串行 16/12位 V_{OUT} SoftSpan DAC, 内置 $\pm 10\text{ppm}/^\circ\text{C}$ 基准电压源	软件可编程输出范围高达 $\pm 10\text{V}$, 5mm \times 5mm QFN 封装
基准电压源		
LTC6655	低漂移精密缓冲基准电压源	最大容差 0.025%, 最大温漂 $2\text{ppm}/^\circ\text{C}$, $0.25\text{ppm}_{\text{p-p}}/0.1\text{Hz}$ 至 10Hz 噪声

修订版 0